

Rec'd PTO 18 JAN 2005

PCT/KR 03/01412
KR 22082003
10/521844

REC'D 03 SEP 2003

WIPO PCT



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

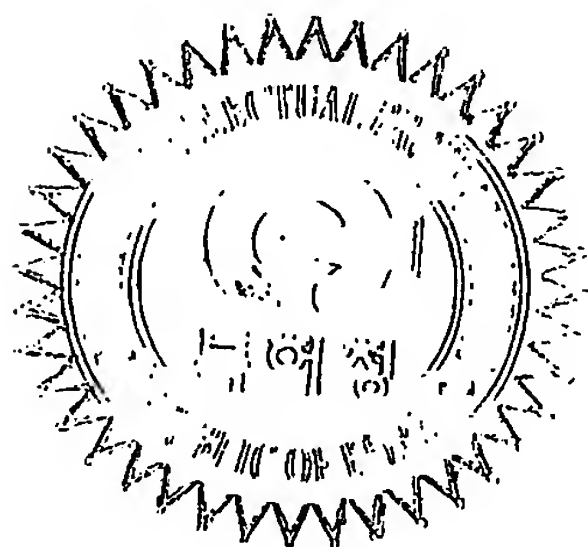
This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0034783
Application Number

출원 년 월 일 : 2003년 05월 30일
Date of Application MAY 30, 2003

출원인 : 황인관
Applicant(s) HWANG, IN KWAN

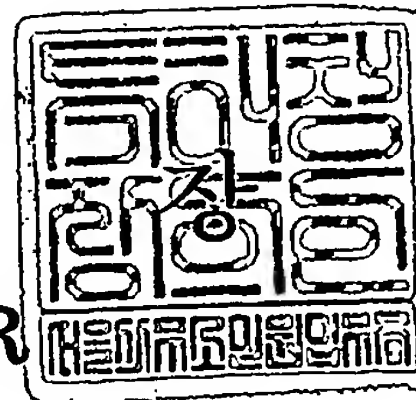
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



2003 년 08 월 14 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】

특허출원서

【권리구분】

특허

【수신처】

특허청장

【제출일자】

2003.05.30

【발명의 명칭】

적응형 다단 부분 병렬 간섭제거기

【발명의 영문명칭】

Multistage Adaptive Parallel Interference Canceller

【출원인】

【성명】

황인관

【출원인코드】

4-1995-092808-4

【대리인】

【명칭】

특허법인 신성

【대리인코드】

9-2000-100004-8

【지정된변리사】

변리사 정지원, 변리사 원석희, 변리사 박해천

【발명자】

【성명의 국문표기】

황인관

【성명의 영문표기】

HWANG, In Kwan

【주민등록번호】

551009-1477923

【우편번호】

305-729

【주소】

대전광역시 유성구 전민동 청구나래아파트 107-1304

【국적】

KR

【우선권주장】

【출원국명】

KR

【출원종류】

특허

【출원번호】

10-2002-0041666

【출원일자】

2002.07.16

【증명서류】

첨부

【우선권주장】

【출원국명】

KR

【출원종류】

특허

【출원번호】

10-2002-0046317

【출원일자】

2002.08.06

【증명서류】

첨부

【우선권주장】

【출원국명】

KR

【출원종류】

특허

【출원번호】

10-2002-0050486

【출원일자】

2002.08.26

【증명서류】

첨부

【우선권주장】

【출원국명】

KR

【출원종류】

특허

【출원번호】

10-2003-0003402

【출원일자】

2003.01.17

【증명서류】

첨부

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
특허법인 신성 (인)

【수수료】

【기본출원료】

20 면 29,000 원

【가산출원료】

59 면 59,000 원

【우선권주장료】

4 건 77,000 원

【심사청구료】

42 항 1,453,000 원

【합계】

1,618,000 원

【감면사유】

개인 (70%감면)

【감면후 수수료】

539,300 원

【첨부서류】

1. 요약서·명세서(도면)_1통 2. 위임장_1통

【요약서】**【요약】**

복수 채널로 구성된 하향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서, 각 단의 간섭제거기는 레이크수신기의 출력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터부, 단조 증가하는 기울기를 갖으며 정합필터의 출력신호를 연판정하는 연판정부, 연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부, 연판정된 신호를 왓쉬 코드와 스크램블링코드를 이용하여 재확산시키는 재확산부, 재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부 및 레이크수신기에 수신된 신호로부터 상기 계산된 간섭신호를 제거하는 간섭신호제거부를 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기가 개시된다.

【대표도】

도 7

【색인어】

다중경로 페이딩, 간섭 제거기, 레이크 수신기, 채널예측기, 확산

【명세서】

【발명의 명칭】

적응형 다단 부분 병렬 간섭제거기{Multistage Adaptive Parallel Interference Canceller}

【도면의 간단한 설명】

도 1은 종래의 경판정기를 이용한 다단 병렬 간섭 제거기의 전체 구성도,

도 2는 도 1의 i 번째 단의 간섭제거기의 내부 구성도로서 간섭 신호가 제거되는 과정을 설명하기 위한 도면,

도 3은 본 발명의 바람직한 실시예에 따라 하향링크에서 간섭신호를 제거하는 적응형 다단 부분 병렬 간섭제거기의 전체 구성도,

도 4는 도 3의 송신단을 간략화한 구성도,

도 5는 도 3의 수신단의 세부 구성도,

도 6은 도 5의 레이크 수신기의 내부 구성도,

도 7은 도 5의 i 번째 단의 간섭제거기의 내부 구성도,

도 8은 도 7의 간섭재생기의 간섭신호 계산과정을 변경하여 회로를 단순화시킨 i 번째 단의 간섭제거기의 내부 구성도,

도 9는 도 8의 적응형 다단 부분 병렬 간섭제거기를 폐환구조로 구현한 구성도,

도 10은 본 발명의 바람직한 실시예에 따라 상향링크에서 간섭신호를 제거하는 적응형 다단 부분 병렬 간섭제거기의 전체 구성도,

도 11은 도 10의 송신단을 간략화한 구성도,
 도 12는 도 10의 수신단의 세부 구성도,
 도 13은 도 12의 레이크 수신기의 내부 구성도,
 도 14는 도 12의 i 번째 단의 간섭제거기의 내부 구성도,
 도 15는 도 14의 적응형 다단 부분 병렬 간섭제거기를 폐환구조로 구현한 구성도,
 도 16은 본 발명의 또 다른 실시예로써 정합필터의 출력단에서 간섭신호를 제거하
 는 적응형 다단 부분 병렬 간섭제거기의 구성도,
 도 17은 도 16의 적응형 다단 부분 병렬 간섭제거기를 폐환구조로 구현한 구성도,
 도 18은 기존의 병렬 간섭제거기와 본 발명의 적응형 다단 부분 병렬 간섭제거기의
 성능을 비교한 그래프,
 도 19a는 연판정기의 기술기와 단계별 가중치를 독립적으로 제어한 다단 부분 병렬
 간섭제거기의 성능 그래프,
 도 19b는 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기의 성능 그래프이다.

<도면의 주요 참조부호에 대한 설명>

36, 106 : 레이크 수신기 38, 108 : 정합필터
 40, 120 : 간섭제거기 72, 142 : 가중치제어기
 74, 144 : 연판정기 78, 148 : 간섭재생기

1020030034783

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <25> 본 발명은 DS-CDMA 기반의 이동통신 시스템에서 타사용자 간섭 및 다중 경로 페이딩 채널로 인한 경로간 간섭을 효율적으로 제거할 수 있는 적응형 다단 부분 병렬 간섭 제거기(Multistage Adaptive Partial Parallel Interference Canceller)에 관한 것이다.
- <26> 2 Mbps 데이터 전송속도를 목표로 하고 있는 제 3세대 통신 시스템은 DS-CDMA 방식을 사용함으로써 타 사용자 신호에 의한 간섭과 다중 경로 페이딩 채널로 인한 간섭을 항상 가지게 된다. 또한 부호간 간섭이 없는 직교 부호를 사용하더라도 시변특성의 페이딩 채널에서는 직교 부호의 직교성이 손상될 뿐만 아니라, 레이크 수신기는 더욱 복잡한 경로간 간섭을 발생시켜 MUD(Multi-User Detection)를 더욱 복잡하게 만드는 원인이 된다.
- <27> 더욱이 사용자마다 차별화된 서비스를 제공하기 위한 다중 전송 속도 시스템의 구현은 시스템의 복잡도를 가중시키고, 낮은 데이터 전송 속도를 갖는 채널은 높은 데이터 전송 속도의 채널로부터 강한 간섭을 받게 되어 심각한 성능열화의 문제를 야기한다.
- <28> 이러한 문제를 해결하기 위하여 MUD 개념이 제안되고 많은 연구 결과들이 발표되고 있다. 그 중에서 MLS(Maximum Likelihood Sequence) 검출기, 선형 MUD, 신경망을 이용한 MUD, 비선형 MUD 등은 그 대표적인 연구 성과로 알려져 있다.
- <29> 하지만, MLS 검출기는 사용자의 증가에 따라 복잡도가 지수적으로 증가하고 실시간 구현이 어려운 단점이 있고, 선형 MUD는 백색 잡음 환경에서는 좋은 성능을 가질 수 있

으나 시변채널에서는 성능이 심하게 열화되는 문제가 있다. 채널의 시변 특성을 극복하기 위한 적응형 선형 MUD 는 학습시퀀스의 사용에 따른 채널 사용 효율이 떨어지는 단점이 있으며 긴 주기의 코드를 사용하는 고속 데이터 채널의 경우, 사용자 부호간 상관계수를 매우 빠른 시변 특성에 수렴시키는데 한계가 있다.

<30> 신경망을 이용한 MUD로는 다계층 신경망(MLP), 홉필드 신경망(HNN) 등을 들 수 있는데, 다계층 신경망(MLP)은 적응형 선형 MUD와 마찬가지로 학습 신호를 필요로 하기 때문에 채널 효율이 떨어지고 사용자수가 증가할수록 뉴런의 수가 증가하여 더 빠른 역전파 알고리즘이 필요한 단점이 있다. 또한 홉필드 신경망(HNN)은 사용자수가 증가할수록 국부적인 최소값(local minimum)의 수도 증가하여 전역적인 최소값(global minimum)에 수렴하지 못하는 경우가 발생할 수 있다.

<31> 한편, 비선형 MUD인 병렬 간섭 제거기는 시스템이 비교적 복잡하지만 긴 주기 코드 의 시변특성의 한계를 극복하기 위한 가장 현실적인 구조이다. 그 중에서 특히 다단 병렬 간섭 제거기는 저속 데이터 채널의 경우 매우 효과적인 장치로 평가되고 있다.

<32> 도 1은 종래의 경판정기를 이용한 다단 병렬 간섭 제거기의 전체 구성도이다. 도 시된 바와 같이, 레이크 수신기(10)에 의해 수신된 수신신호 $r(t)$ 는 다단 구조의 병렬 간섭제거기(15)를 거치며 타사용자 신호에 의한 간섭 신호와 다중 경로에 의한 간섭 신호가 제거된다.

1020030034783

- <33> 도 2는 도 1의 i 번째 단의 간섭제거기의 내부 구성도로서 간섭 신호가 제거되는 과정을 보여준다. 여기서 첨자 i 는 i 번째 단의 간섭제거기를 지칭하기 위하여 사용된 것이며, 첨자 j 는 ($j = 1 \sim 4$) 채널을 구분하기 위해 사용된 것이다.
- <34> 도면을 참조하면, 각 채널의 경판정기(20)는 각 채널의 신호성분을 디지털 신호인 +1 또는 -1로 판정하고, 판정된 신호는 채널구분 코드인 왈쉬 코드(Walsh code) $W(t)$ 와 스크램블링 코드(scrambling code) $S(t)$ 로 재확산되어 간섭재생기(22)에 입력된다.
- <35> 간섭재생기(22)는 아래 수학적식 1 에 의해 타사용자에 의한 간섭 신호를 포함하는 전체 간섭신호 $I_{ij}(t)$ 를 계산한다.

<36>

$$\begin{aligned} &\text{For } j=1\sim4 \text{ and } i=1\sim N \\ &z_{oj}(t) = (\bar{a}_{ij}(t)z_{ij}(t) + \bar{b}_{ij}(t-3T_c)z_{ij}(t-3T_c) + \bar{c}_{ij}(t-5T_c)z_{ij}(t-5T_c)) \\ &I_{ij}(t) = \sum_{\substack{j=1 \\ i=j}}^4 z_{oj}(t) \end{aligned}$$

【수학적식 1】

- <37> 계산된 전체 간섭 신호 $I_{ij}(t)$ 는 레이크 수신기(24)의 입력신호 $r(t)$ 에서 제거되고, 레이크수신기(24)는 간섭신호가 제거된 신호를 기초로 출력신호 x_{ij} 를 출력한다. 여기서 $a_{ij}(t)$, $b_{ij}(t)$, $c_{ij}(t)$ 는 레이크 수신기(24)내의 채널예측기의 출력, 즉 각 경로의 탭이득을 지칭하는 것으로 도면에 표시된 $a_{i3}(t)$, $b_{i3}(t)$, $c_{i3}(t)$ 는 i 번째 단 세 번째 채널의 탭이득이다.
- <38> 레이크 수신기(24)의 출력신호 $x_{ij}(t)$ 는 다시 정합필터(26)에 의해 각 채널의 신호 성분으로 추출되고 $i+1$ 단의 간섭제거기의 입력신호로 입력된다. 이와 같이 다단의 병

별 간섭제거기를 통과한 신호는 보다 정밀한 간섭신호가 계산되고, 최종적으로 각 채널에 대해서 유효한 신호만을 검출할 수 있게 된다.

- <39> 한편, 상술한 경판정기를 이용한 다단 병렬 간섭제거기는 앞단의 경판정기에 의한 비트 결정에 큰 영향을 받기 때문에 처음에 잘못 판단된 비트 정보는 간섭을 가중시켜 성능을 급격하게 열화시키는 문제가 발생할 수 있다. 특히, 고속 데이터 전송을 위한 낮은 확산이득을 갖는 시스템에서 초기 검출 오류는 단계가 증가하여도 제거되지 않고 계속적으로 영향을 주어 검출 오류 포화 현상의 원인이 된다.
- <40> 이러한 문제를 극복하기 위하여 최근에는 간섭제거기 각 단계에서 간섭 신호의 일부만을 제거하도록 하는 다단 부분 병렬 간섭제거기(Multistage Partial PIC)가 제안되었다. 즉, 경판정기 후단에 가중치제어기를 두어 경판정된 값에 가중치를 부여하거나, 기울기를 단계별로 변경시킬 수 있는 연판정기를 사용하는 방법이다. 또한 연판정기 후단에 가중치제어기를 두어 연판정된 값에 다시 가중치를 부여하여 보다 정밀하기 간섭신호를 계산할 수 있다.
- <41> 하지만, 상기 방법은 연판정기의 기울기와 단계별 가중치를 동시에 최적화해야 하는 어려움이 있다. 특히, 전력제어가 실패하거나 사용자 수의 증가로 인해 채널간 간섭이 강한 시변 채널에서는 연판정기의 기울기와 단계별 가중치의 최적화는 더욱 어려워진다.

1020030034783

<42> 따라서 보다 용이하게 연판정기의 기울기와 단계별 가중치를 최적화하여 시변 특성의 페이딩 채널에서 다수 사용자 및 다중 경로에 의한 간섭을 효과적으로 제거할 수 있는 간섭제거기가 절실하게 요구된다.

【발명이 이루고자 하는 기술적 과제】

<43> 본 발명은 상술한 문제점을 해결하기 위해 창안된 것으로서, 다단 병렬 간섭제거기에 기울기 제어가 가능한 연판정기를 두고, 연판정기 앞단에 가중치제어기를 두어 가중치제어기가 연판정기의 기울기를 적응적으로 제어함으로써 시변 특성의 채널에서 다수 사용자 및 다중 경로에 의한 간섭을 효과적으로 제거하는 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 제공하는 것을 목적으로 한다.

<44> 또한, 레이크 수신기의 출력신호를 채널예측기의 출력신호로 정규화시킴으로써 사용자 신호간의 직교성 열화를 최소화하는 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 제공하는 것을 목적으로 한다.

<45> 또한, 레이크 수신기의 출력신호 또는 정합필터의 출력신호를 메모리에 저장하고, 메모리에 저장된 값을 반복적으로 사용함으로써 회로의 복잡도를 개선한 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 제공하는 것을 목적으로 한다.

1020030034783

<46> 본 발명의 다른 목적 및 장점들은 하기에 설명될 것이며, 본 발명의 실시예에 의해 알게 될 것이다. 또한, 본 발명의 목적 및 장점들은 특허 청구 범위에 나타낸 수단 및 조합에 의해 실현될 수 있다.

【발명의 구성 및 작용】

<47> 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 하향링크(또는 상향링크) 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서, 각 단의 간섭제거기는 레이크수신기의 출력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터부, 단조 증가하는 기울기를 갖으며 정합필터의 출력신호를 연판정하는 연판정부, 연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부, 연판정된 신호를 Walsh코드와 스크램블링코드를 이용하여 재확산시키는 재확산부, 재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부 및 레이크수신기에 수신된 신호로부터 상기 계산된 간섭신호를 제거하는 간섭신호제거부를 포함한다.

<48> 또한, 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 하향링크(또는 상향링크) 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서, 각 단의 간섭제거기는 입력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터부, 단조 증가하는 기울기를 갖으며 정합필터의 출력신호를 연판정하는 연판정부, 연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부, 연판정된

1020030034783

신호를 왈쉬코드와 스크램블링코드를 이용하여 재확산시키는 재확산부, 재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부 및 레이크수신기의 출력신호에서 상기 계산된 간섭신호를 제거하는 간섭신호제거부를 포함한다.

<49> 또한, 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 하향링크(또는 상향링크) 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 간섭제거기로서, 레이크수신기의 출력신호를 각 경로의 탭이득 제공의 합으로 정규화시키는 정규화부, 상기 정규화된 신호를 저장하는 제1메모리부, 각 채널 왈쉬코드, 스크램블링코드 및 각 채널의 수신신호의 세기를 저장하는 제2메모리부, 레이크수신기의 다중경로 탭이득을 저장하는 제4메모리부, 상기 제4메모리에 저장된 탭이득을 이용하여 소정의 수학식에 기초하여 간섭신호(IPI) 및 보상신호(IPS)를 계산하는 간섭재생부, 제 1 메모리에 저장된 정규화된 신호로부터 상기 간섭재생부에서 계산된 간섭신호(IPI)를 제거하는 간섭신호제거부, 상기 간섭신호제거부의 출력신호를 저장하는 제3메모리부, 상기 제3메모리부에 저장된 신호에서 상기 간섭재생부에서 저장된 보상신호(IPS)를 가산하는 보상신호가산부 및 보상신호가산부의 출력신호에 대하여 순차적으로 정합필터링, 가중치제어, 연판정, 디인터리빙, 디코딩, 인터리빙, 인코딩 및 상기 제2메모리의 값을 이용하여 신호를 재확산시키는 신호처리부를 포함하고, 상기 신호처리부의 출력신호는 다시 간섭재생부에 입력되는 폐환구조로 이루어진 것을 특징으로 한다.

1020030034783

<50> 또한, 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로 서, 각 단의 간섭제거기는 입력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터 부, 단조 증가하는 기울기를 갖으며 정합필터의 출력신호를 연판정하는 연판정부, 연판 정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부, 연판정된 신호를 왓쉬코드 와 스크램블링코드를 이용하여 재확산시키는 재확산부, 재확산된 신호에 포함된 타사용 자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부 및 레이크수신 기의 출력신호에서 상기 계산된 간섭신호를 제거하는 간섭신호제거부를 포함한다.

<51> 또한, 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 간섭제거기로서, 레이크수신기의 출력신호 를 각 경로의 탭이득 제공의 합으로 정규화시키는 정규화부, 상기 정규화된 신호를 저장 하는 제1메모리부, 각 채널 왓쉬코드, 스크램블링코드 및 각 채널의 수신신호의 세기를 저장하는 제2메모리부, 레이크수신기의 다중경로 탭이득을 저장하는 제4메모리부, 상기 제4메모리에 저장된 탭이득을 이용하여 소정의 수학식에 의해 간섭신호(I)를 계산하는 간섭재생부, 제1메모리에 저장된 정규화된 신호로부터 상기 간섭재생부에서 계산된 간섭 신호(I)를 제거하는 간섭신호제거부, 상기 간섭신호제거부의 출력 신호를 저장하는 제3 메모리부, 상기 제3메모리부에 저장된 신호에 대하여 순차적으로 정합필터링, 가중치제 어, 연판정, 디인터리빙, 디코딩, 인터리빙, 인코딩 및 상기 제2메모리의 값을 이용하여

1020030034783

신호를 재확산시키는 신호처리부를 포함하고, 상기 신호처리부의 출력신호는 다시 간섭 재생부에 입력되는 케환구조로 이루어진 것을 특징으로 한다.

<52> 또한 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서, 각 단의 간섭제거기는 단조 증가하는 기울기를 갖으며 입력 신호를 연판정하는 연판정부, 연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부, 연판정된 신호를 왈쉬코드와 스크램블링코드를 이용하여 재확산시키는 재확산부, 재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부, 레이크수신기의 출력신호를 각 채널 성분의 신호로 정합하는 정합필터부 및 정합된 신호로부터 상기 계산된 간섭신호를 제거하는 간섭신호제거부를 포함한다.

<53> 또한, 상기와 같은 목적을 달성하기 위해 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기는 복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 간섭제거기로서, 레이크수신기의 출력신호를 각 경로의 탭이득 제공의 합으로 정규화시키는 정규화부, 상기 정규화된 신호로부터 각 채널 성분을 정합하는 정합필터부, 상기 정합된 신호를 저장하는 제1메모리부, 각 채널 왈쉬코드, 스크램블링코드 및 각 채널의 수신신호의 세기를 저장하는 제2메모리부, 레이크수신기의 다중경로 탭이득을 저장하는 제4메모리부, 상기 제4메모리에 저장된 탭이득을 이용하여 소정의 수학적식에 의해 간섭신호(\bar{I})를 계산하는 간섭재생부, 상기 제1메

1020030034783

모리에 저장된 정합된 신호로부터 상기 간섭재생부에서 계산된 간섭신호(\bar{I})를 제거하는 간섭신호제거부, 상기 간섭신호제거부의 출력 신호를 저장하는 제3메모리부, 상기 제3메모리부에 저장된 신호에 대하여 순차적으로 가중치제어, 연판정, 디인터리빙, 디코딩, 인터리빙, 인코딩 및 상기 제2메모리의 값을 이용하여 신호를 재확산시키는 신호처리부를 포함하고, 상기 신호처리부의 출력신호는 다시 간섭재생부에 입력되는 폐환구조로 이루어진 것을 특징으로 한다.

<54> 이하 첨부된 도면을 참조로 본 발명의 바람직한 실시예를 하향링크와 상향링크로 나누어 상세하게 설명하기로 한다. 이에 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.

<55> 따라서, 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시예에 불과할 뿐이고 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있음을 이해하여야 한다.

1020030034783

<56> 설명에 앞서 특정신호를 나타내는 변수 X_{ij} 에서 병기되는 첨자 i 는 i 번째 단의 간섭제거기에 입력되거나 출력되는 신호를 지칭하며, 첨자 j 는 j 번째 채널을 지칭한다

<57> < 하향링크 >

<58> 도 3은 본 발명의 바람직한 실시예에 따라 하향링크에서 간섭신호를 제거하는 적응

형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)의 전체 구성도이다. 도면을 참조하면, K 명의 사용자들이 사용하는 각각의 단말기는 데이터 전송속도가 다른 m_k 개의 채널을 사용하고 있다. 기지국에 수신된 각 채널의 데이터 정보는 인코더/인터리버(encoder/interleaver, 32)에 의해 인코딩 및 인터리빙되고, 채널을 구분하기 위한 Walsh코드 $W_k(t)$ 가 곱해진다.

<59> 각 채널의 출력신호들은 합하여져 다시 기지국을 구별하는데 사용되는 스크램블링 코드(scrambling code) $S(t)$ 가 곱해지고 각 사용자 단말기로 전송된다. 이 때 각 신호들은 다중경로 페이딩 영향을 받으며 백색잡음 $n(t)$ 가 부가되어 사용자 단말기의 레이크 수신기(36)에 수신된다.

<60> 다중경로 페이딩이란 전송되는 전파 신호가 불규칙한 지형 및 장애물의 다중 반사/회절 등에 의해 서로 다른 진폭과 위상을 갖게 되는 현상을 말한다. 즉, 각 경로를 통해 도달하는 전파의 시간적 차이에 의해 지연 확산 현상이 발생하며 주파수에 따라 그 도달 속도가 달라지는 현상을 말한다.

1020030034783

<61> 이러한 시간 지연을 갖고 도달하는 각 반사파를 독립적으로 분리하여 복조하는 수신기를 레이크 수신기(36)라고 한다.

<62> 한편, 레이크 수신기(36)의 출력신호는 정합필터(38)에 입력되어 각 채널의 신호 성분 y_{ij} 가 출력된다. 하지만, 각 채널의 신호 성분인 y_{ij} 는 타사용자에 의한 간섭과 다중 경로에 의한 간섭이 제거되지 않은 신호이기 때문에 실제로 다중 사용자가 사용하는 시변 채널 환경에서는 그대로 사용할 수가 없다. 따라서 본 발명은 레이크 수신기(36)에 입력된 신호에 대하여 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 사용하여 다중 사용자에 의한 간섭과 다중 경로에 의한 간섭을 효과적으로 제거하고자 한다.

<63> 도 4는 도 3의 송신단의 구성을 간략화 한 것이다. 송신단은 일반적으로 사용자 단말기에 신호를 전송하는 기지국이 될 수 있다.

<64> 도면을 참조하면 3명의 사용자들이 데이터 전송속도가 다양한 채널을 각각 1개, 2개 및 1개씩 사용하고 있다고 가정한다. 사용자는 2개의 채널을 통하여 음성신호와 영상신호를 별도로 송신할 수 있다.

<65> 도 3에서 설명한 바와 같이 인코더/인터리버(32)를 통과한 신호는 Walsh 코드 $W_j(t)$ 가 곱하여져 채널이 구분되며, 다시 기지국을 구분하는 스크램블링 코드 $S(t)$ 가 곱하여져 각 사용자의 단말기에 전송된다. 상술한 바와 같이 신호가 전송되는 과정에서는 다중경로에 의한 페이딩 영향을 받으며, 또 백색잡음 $n(t)$ 가 합해져 사용자 단말기에 전송된다.

1020030034783

- <66> 도 5는 도 3의 수신단의 세부 구성도이다. 수신단은 일반적으로 기지국으로부터 신호를 전송받는 이동통신 단말기가 될 수 있다.
- <67> 도면을 참조하면, 기지국으로부터 다중경로에 의한 페이딩의 영향을 받으며 백색잡음이 더해져 전송된 신호 $r(t)$ 는 레이크 수신기(36)에 의해 수신된다. 레이크수신기(36)는 내부의 채널예측기의 출력, 즉 각 핑거의 탭이득을 적용하여 $x_0(t)$ 를 출력한다.
- <68> 레이크 수신기(36)의 출력신호 $x_0(t)$ 는 각 채널의 정합필터(38)에 의해 각 채널 성분인 y_{1j} ($j = 1 \sim 4$) 값이 추출되어 첫 번째 단의 간섭제거기(40)에 입력된다. 첫 번째 단 간섭제거기(40)의 출력신호는 다시 두 번째 단 간섭제거기(40)에 입력되고, 같은 방식으로 다단의 간섭제거기(40)에 순차적으로 입력된다.
- <69> 각 채널의 신호는 다단의 간섭제거기(40)를 거치면서 보다 정밀하게 계산된 간섭신호가 제거되고, 최종 간섭제거기(40)를 통과한 신호는 디인터리버/디코더(Deinterlever/decoder, 42)에 의해 원하는 사용자 단말기 신호로 추출된다.
- <70> 도 6은 도 5의 레이크 수신기의 내부 구성을 도시한다. 도면을 참조하면 기지국에 의해 전송된 신호 $r(t)$ 가 사용자 단말기의 레이크 수신기(36)에 입력되면, 레이크 수신기(36)내의 채널예측기(channel estimator, 64)는 각 핑거의 탭이득인 $a_i(t)$, $b_i(t)$, $c_i(t)$ 와 각 채널 수신신호의 세기 $A_j(t)$ 를 출력한다.

1020030034783

- <71> 한편, 다중 경로에 의해 시간차를 가지고 입력되는 각 신호들은 채널예측기(64)의 탭이득이 곱해지고 다시 합해져 정합필터(38)에 입력된다. 이 때 시변 채널에 의한 사용자 신호간 직교성이 손상됨을 방지하기 위하여 본 발명은 레이크 수신기의 출력을 정규화시키는 과정을 더 포함한다. 즉, 종래의 레이크수신기(도면의 파선으로 표시한 부분)의 출력을 각 경로 탭이득의 제곱의 합으로 나누어줌으로써 정규화시킨다.
- <72> 정규화된 레이크 수신기(36)의 신호 x_0 는 각 채널의 정합필터(38)에 입력되어 정합된다. 정합필터(38)에 의해 입력신호 x_0 가 정합되는 과정은 도면에 기재된 수식과 같다. 즉, 레이크 수신기(36)의 출력신호 $x_0(t)$ 에 사용자채널을 구분하는 Walsh 코드 $W_{ij}(t)$ 와 기지국을 구분하는 스크램블링 코드 $S_i(t)$ 를 곱하여 $R_j T_c$ 시간동안 적분한다. 여기서 R_j 는 j 번째 채널의 확산이득을 지칭하며, $1/T_c$ 는 칩 레이트(chip rate)를 의미한다.
- <73> 첫 번째 정합필터(38)의 출력신호인 $y_{1j}(t)$ 는 첫 번째 단의 간섭제거기(40)에 입력되고 다단의 간섭제거기(40)를 거치면서 정밀한 간섭신호가 계산되어 진다.
- <74> 도 7은 도 5의 i 번째 단의 간섭제거기의 내부 구성도이다. 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)는 기울기 제어가 가능한 연판정기와 연판정기 앞단에 가중치제어기를 두고, 가중치제어기에 의해 연판정기의 기울기를 제어함으로써 구현될 수 있다.
- <75> 바람직하게는 기울기 제어가 가능한 하이퍼볼릭 탄젠트(hyperbolic tangent) 함수를 연판정기로 사용하고, 가중치제어기에 의해 처음 단에서 마지막 단에 이르기까지 각

1020030034783

각의 단에서 하이퍼블릭 탄젠트 함수의 기울기만을 단조 증가시킴으로써 최적화를 좀 더 단순화시킬 수 있다. 또한, 사용자와 채널 환경에 따라 단계별 기울기 변화를 다르게 제어함으로써 다양한 채널에서도 성능 열화를 막을 수 있다.

<76> 도면을 참조하면, 연판정기(74)는 아래 수학식 2와 같은 하이퍼블릭 탄젠트를 사용하고 그 앞단에 가중치제어기(72)를 두어 기울기 ω 를 제어함으로써 간단하게 최적화시킬 수 있다.

<77>
$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

【수학식 2】

<78> 연판정기의 기울기를 제어하는 가중치제어기(72)는 LMS 알고리즘 또는 평균/분산비 알고리즘에 의해 연판정기(74)의 기울기를 제어한다.

<79> LMS 알고리즘은 아래 수학식 3과 같다.

<80>
$$\omega_{ij}(n+1) = \omega_{ij}(n) + \eta (\hat{d}_j(n) - \hat{b}_{ij}(n)) (1 - \hat{b}_{ij}(n)) (1 + \hat{b}_{ij}(n)) + \beta (\omega_{ij}(n) - \omega_{ij}(n-1))$$

where η and β denote learning rate and momentum factor

【수학식 3】

<81> 또한, 평균/분산비 알고리즘은 아래 수학식 4와 같다

1020030034783

<82>

For $l=1-N$ and $j=1-4$

$$\bar{A}_{ij}(n) = \left(1 - \alpha_{ij}(n)\right) \sum_{l=0}^n \alpha_{ij}^{n-l}(l) y_{ij}(l) \delta_j(l)$$

$$\bar{\sigma}_{ij}^2(n) = \left(1 - \alpha_{ij}(n)\right) \sum_{l=0}^n \alpha_{ij}^{n-l}(l) \left(y_{ij}(l) - \bar{A}_{ij}(l) \delta_j(l)\right)^2$$

$$\alpha_{ij}(n+1) = \begin{cases} 0 & \text{for } n = -1 \\ 1 & \text{where } t \text{ is approximately 1 but less than 1,} \\ & \text{when } \left(\frac{\gamma \bar{A}_{ij}(n)}{\kappa \bar{\sigma}_{ij}(n)}\right)^2 = 0, \text{ and } n \geq 0 \\ 1 - \left(\frac{\gamma \bar{A}_{ij}(n)}{\kappa \bar{\sigma}_{ij}(n)}\right)^2 & \text{when } 0 < \left(\frac{\gamma \bar{A}_{ij}(n)}{\kappa \bar{\sigma}_{ij}(n)}\right)^2 < 1, \text{ and } n \geq 0 \\ 0 & \text{when } \left(\frac{\gamma \bar{A}_{ij}(n)}{\kappa \bar{\sigma}_{ij}(n)}\right)^2 \geq 1, \text{ and } n \geq 0 \end{cases}$$

where γ is a accuracy control factor of mean estimation
for controlling $\kappa \bar{\sigma}_{ij}(n)$ to be less than $\gamma \bar{A}_{ij}(n)$, and
 κ is a confidential interval control factor

representing the true mean $A(n)$ is in the range of $\bar{A}_{ij}(n) - \kappa \bar{\sigma}_{ij}(n) < A(n) < \bar{A}_{ij}(n) + \kappa \bar{\sigma}_{ij}(n)$,

$$\omega_{ij}(n+1) = \frac{\bar{A}_{ij}(n)}{\bar{\sigma}_{ij}^2(n)}$$

$$\Pi\left(\frac{t}{T}\right) = \begin{cases} 1 & \text{for } -\frac{1}{2}T \leq t \leq \frac{1}{2}T \\ 0 & \text{otherwise} \end{cases}$$

【수학식 4】

<83> $i - 1$ 번째단 간섭제거기의 출력신호 $y_{ij}(t)$ 가 i 번째단 간섭제거기에 입력되면, 가중치제어기(72)에 의해 제어된 기울기를 갖는 연판정기(74)에 의해 j 번째 채널에서의 유효한 신호 크기가 결정된다. 즉, 경판정기에서와 같이 일괄적으로 +1 또는 -1 로 결정되는 것이 아니라 제어된 기울기 값에 따라 단계별로 적정값이 결정된다.

<84> 연판정기(74)를 통과한 신호는 순차적으로 디인터리빙, 복호화, 부호화 및 인터리빙되고 왈쉬코드 $W_{ij}(t)$ 와 스크램블링 코드 $S_i(t)$ 에 의해 재확산된다. 확산된 신호 $z_{ij}(t)$ 는 간섭재생기(78)에 입력되어 각 채널에 포함된 간섭신호가 계산되어진다.

<85> 간섭재생기(78)에 의해 계산되는 간섭신호는 아래 수학식 5와 같다.

<86>

For $i = 1 \sim N$ and $j = 1 \sim 4$

$$z_i(t) = \sum_{j=1}^4 z_{ij}(t).$$

$$IPI_{ad}(t) = \bar{b}_i(t-3T_c)z_i(t-3T_c) + \bar{c}_i(t-5T_c)z_i(t-5T_c)$$

$$IPI_{bi}(t) = \bar{a}_i(t+3T_c)z_i(t+3T_c) + \bar{c}_i(t-2T_c)z_i(t-2T_c)$$

$$IPI_{ci}(t) = \bar{a}_i(t+5T_c)z_i(t+5T_c) + \bar{b}_i(t+2T_c)z_i(t+2T_c)$$

$$IPS'_y(t) = \Pi \left[\frac{t - \frac{(R_j+3)T_c}{2}}{(R_j-3)T_c} \right] \bar{b}_i(t-3T_c)z_{ij}(t-3T_c) +$$

$$\Pi \left[\frac{t - \frac{(R_j+5)T_c}{2}}{(R_j-5)T_c} \right] \bar{c}_i(t-5T_c)z_{ij}(t-5T_c) +$$

$$\Pi \left[\frac{t - \frac{(R_j-3)T_c}{2}}{(R_j-3)T_c} \right] \bar{a}_i(t+3T_c)z_{ij}(t+3T_c) +$$

$$\Pi \left[\frac{t - \frac{(R_j+2)T_c}{2}}{(R_j-2)T_c} \right] \bar{c}_i(t-2T_c)z_{ij}(t-2T_c) +$$

$$\Pi \left[\frac{t - \frac{(R_j-5)T_c}{2}}{(R_j-5)T_c} \right] \bar{a}_i(t+5T_c)z_{ij}(t+5T_c) +$$

$$\Pi \left[\frac{t - \frac{(R_j-2)T_c}{2}}{(R_j-2)T_c} \right] \bar{b}_i(t+2T_c)z_{ij}(t+2T_c)$$

$$IPS_y(t) = IPS'_y(t) / B_i(t) \quad \text{where } B_i(t) = \bar{a}_i^2(t) + \bar{b}_i^2(t) + \bar{c}_i^2(t)$$

【수학식 5】

<87> 수학식 5에서 계산된 간섭신호는 레이크 수신기 각 핑거의 출력신호에서 감해지고,

채널예측기의 탭이득에 의해 정규화되어 $x_i(t)$ 가 출력된다.

<88> 여기서 $r_i(t)$, $a_i(t)$, $b_i(t)$, $c_i(t)$ 는 $r(t)$, $a_0(t)$, $b_0(t)$, $c_0(t)$ 에 대하여 간섭제

거기 i 번째 단의 처리지연시간을 고려하여 시간 동기를 맞춘 신호를 의미한다.

<89> 한편, 수학식 5에서 계산된 IPS_{ij} 값은 초과하여 감해진 간섭신호를 보상하는 값으

로 정규화된 레이크 수신기의 출력 $x_i(t)$ 에 더해진다.

1020030034783

<90> 상술한 바와 같이 i 번째 간섭제거기에 의해 간섭신호가 제거된 신호는 정합필터

(38)에 입력되어 정합됨으로써 다시 $i+1$ 번째 간섭제거기에 입력된다.

<91> 도 8은 도 7의 간섭재생기의 간섭신호 계산과정을 변경함으로써 회로를 단순화시킨 i 번째 간섭제거기의 내부 구성도이다. 여기서 도 7과 동일한 참조부호는 동일한 기능을 하는 동일한 부재를 가리킨다.

<92> 도면을 참조하면 도 7과 동일한 과정을 통하여 간섭재생기(78)에 입력된 신호는 다음의 수학적 식 6에 의하여 간섭신호가 계산된다.

<93>

For $i=1 \sim N$ and $j=1 \sim 4$

$$z_i(t) = \sum_{j=1}^4 z_{ij}(t)$$

$$IPI'_i(t) = \bar{a}_i(t) \{ \bar{b}_i(t-3T_c) z_{i1}(t-3T_c) + \bar{c}_i(t-5T_c) z_{i2}(t-5T_c) \} + \\ \bar{b}_i(t) \{ \bar{a}_i(t+3T_c) z_{i3}(t+3T_c) + \bar{c}_i(t-2T_c) z_{i4}(t-2T_c) \} + \\ \bar{c}_i(t) \{ \bar{a}_i(t+5T_c) z_{i5}(t+5T_c) + \bar{b}_i(t+2T_c) z_{i6}(t+2T_c) \}$$

$$IPS'_{ij}(t) = \Pi \left(\frac{t - (R_j + 3)T_c/2}{(R_j - 3)T_c} \right) \bar{a}_i(t) \bar{b}_i(t-3T_c) z_{ij}(t-3T_c) + \\ \Pi \left(\frac{t - (R_j + 5)T_c/2}{(R_j - 5)T_c} \right) \bar{a}_i(t) \bar{c}_i(t-5T_c) z_{ij}(t-5T_c) + \\ \Pi \left(\frac{t - (R_j - 3)T_c/2}{(R_j - 3)T_c} \right) \bar{b}_i(t) \bar{a}_i(t+3T_c) z_{ij}(t+3T_c) + \\ \Pi \left(\frac{t - (R_j + 2)T_c/2}{(R_j - 2)T_c} \right) \bar{b}_i(t) \bar{c}_i(t-2T_c) z_{ij}(t-2T_c) + \\ \Pi \left(\frac{t - (R_j - 5)T_c/2}{(R_j - 5)T_c} \right) \bar{c}_i(t) \bar{a}_i(t+5T_c) z_{ij}(t+5T_c) + \\ \Pi \left(\frac{t - (R_j - 2)T_c/2}{(R_j - 2)T_c} \right) \bar{c}_i(t) \bar{b}_i(t+2T_c) z_{ij}(t+2T_c)$$

$$IPS_{ij}(t) = IPS'_{ij}(t) / B_i(t) \text{ where } B_i(t) = \bar{a}_i^2(t) + \bar{b}_i^2(t) + \bar{c}_i^2(t)$$

$$IPI_i(t) = IPI'_i(t) / B_i(t)$$

【수학적 식 6】

1020030034783

<94> 간섭재생기(78)에 의해 계산된 간섭 신호는 도 7과 같이 레이크수신기에 입력되어 각 경로별로 제거되는 것이 아니라 레이크 수신기의 출력신호인 x_{i0} (레이크 수신기의 최초 출력 신호인 x_0 를 i 번째 단의 간섭제거기 처리 시간에 맞추어 지연시킨 신호)에 서 제거함으로써 회로를 간단하게 구현할 수 있다. 이 후 과정은 도 7과 동일하다.

<95> 도 9는 도 8의 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 계환구조로 구현한 구성도이다. 상술한 바와 같이 각 단의 간섭제거기는 동일한 기능을 수행하기 때문에 레이크 수신기의 출력신호를 메모리에 저장하고, 메모리에 저장된 값을 반복적으로 사용함으로써 전체 적응형 다단 부분 병렬 간섭제거기 (Multistage Adaptive Partial PIC)를 간단한 회로로 구현할 수 있다.

<96> 도면을 참조하면, 레이크 수신기(36)의 최초 출력신호 x_0 는 제1메모리(85)에 입력되어 저장된다. 또한, 제2메모리(86)는 각 채널의 왈쉬코드 W_j 와 스크램블링 코드 S 및 각 채널에 입력된 신호의 수신세기 A_j 를 저장한다.

<97> 제3메모리(87)는 레이크수신기의 출력신호 x_0 에서 간섭재생기(84)에 의해 계산된 간섭신호 IPI_i 를 감산한 값을 저장한다. 또한 제4메모리(88)는 채널예측기의 출력신호인 각 경로별 탭이득 a, b, c 를 저장한다.

<98> 신호처리부(89)는 ASIC 또는 DSP를 이용하여 패키징한 소자로서 정합필터, 가중치 제어기, 연판정기, 디인터리버/디코더, 인코더/인터리버 및 스프레더(spreader)를 포함하고, 각 기능을 순차적으로 수행한다.

1020030034783

<99> 도 9의 전체적인 동작 과정은 도 8과 동일하다. 즉, 제1메모리(85)에 저장된 x_0 에서 간섭재생기(78)의 의해 계산된 간섭신호 IPI_i 를 감산하여 제3메모리(87)에 저장한다. 제3메모리(87)에 저장된 값은 다시 IPS_{ij} 값에 의해 보상되어 신호처리부(89)에 입력된다. 여기서 IPS_{ij} 값은 간섭신호 제거시 초과하여 감해진 신호성분을 보상하는 값으로 간섭재생기(84)에 의해 수학적 식 6에 따라 계산된다.

<100> 신호처리부(89)에 입력되어진 신호는 도 8에서 설명한 바와 같이 정합필터, 가중치 제어기, 연판정기, 디인터리버/디코더, 인코더/인터리버 및 스프레더를 거쳐 다시 간섭재생기(78)에 출력된다. 여기서 신호처리부(89)의 스프레더는 제2메모리(86)에 저장된 Walsh 코드 W_j 와 스크램블링 코드 S 및 각 채널의 수신신호세기 A_j 값을 이용하여 수신신호를 재확산시킨다.

<101> 간섭재생기(78)는 상기 재확산된 신호 및 제4메모리에 저장된 각 경로의 탭이득을 입력으로 하여 간섭신호를 더욱 정밀하게 계산한다. 계산된 간섭신호는 레이크수신기(36)의 출력값을 저장하는 제1메모리(85)로 반환되어 x_0 에서 감해지고 다시 상술한 과정을 반복한다. 변환을 반복할수록 더욱 정밀한 간섭신호가 계산되어 지고, 소정의 간섭신호로 수렴되면 수렴된 간섭신호를 제거하여 원하는 사용자 신호를 추출한다.

<102> 이와 같은 변환구조를 통하여 비선형 MUD 의 단점으로 지적되는 회로 복잡도를 상당부분 줄일 수 있다.

<103> < 상향링크 >

1020030034783

<104> 도10은 본 발명의 바람직한 실시예에 따라 상향링크에서 간섭신호를 제거하는 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)의 전체 구성도이다. 도면을 참조하면, K명의 사용자들이 사용하는 각각의 단말기는 데이터 전송속도가 다른 m_k 개의 채널을 사용하고 있다. 각 채널의 데이터 정보는 인코더/인터리버(encoder/interleaver)에 의해 인코딩 및 인터리빙되고, 채널을 구분하기 위한 Walsh 코드 $W_k(t)$ 가 곱해진다.

<105> 각 채널의 출력신호들은 사용자 별로 합하여져 사용자 단말기를 구별하는 스크램블링 코드(scrambling code) $S_j(t)$ 가 곱해지고 기지국으로 전송된다. 이 때 각 신호들은 다중경로 페이딩 영향을 받으며 백색잡음 $n(t)$ 가 부가되어 기지국의 레이크 수신기(106)에 수신된다.

<106> 한편, 레이크 수신기(106)의 출력신호는 정합필터(108)에 입력되어 각 채널의 신호 성분 y_{ij} 가 출력된다. 하지만, 각 채널의 신호 성분인 y_{ij} 는 타사용자에 의한 간섭과 다중 경로에 의한 간섭이 제거되지 않은 값이기 때문에 실제로 다중 사용자가 사용하는 시변 채널 환경에서는 그대로 사용할 수가 없다. 따라서 본 발명은 레이크 수신기(106)에 입력된 신호에 대하여 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 사용하여 다중 사용자에 의한 간섭과 다중 경로에 의한 간섭을 효과적으로 제거하고자 한다.

<107> 도 11은 도 10의 송신단의 구성을 간략화 한 것이다. 송신단은 일반적으로 기지국에 신호를 전송하는 사용자 단말기가 될 수 있다.

1020030034783

- <108> 도면을 참조하면 3명의 사용자들이 데이터 전송속도가 다양한 채널을 각각 1개, 2개 및 1개씩 사용하고 있다고 가정한다. 사용자는 2개의 채널을 통하여 음성신호와 영상신호를 별도로 송신할 수 있다.
- <109> 도 10에서 설명한 바와 같이 인코더/인터리버(102)를 통과한 신호는 Walsh 코드 W_j (t)가 곱하여져 채널이 구분되며, 다시 사용자 단말기를 구분하는 스크램블링 코드 S_j (t)가 곱해져 기지국에 전송된다. 상술한 바와 같이 신호가 전송되는 과정에서는 다중경로에 의한 페이딩 영향을 받으며, 또 백색잡음 $n(t)$ 이 더해져 기지국에 전송된다.
- <110> 도 12는 도 10의 수신단의 세부 구성도이다. 수신단은 일반적으로 사용자 단말기로부터 신호를 전송받는 기지국이 될 수 있다.
- <111> 도면을 참조하면, 사용자 단말기로부터 다중경로에 의한 페이딩의 영향을 받으며 백색잡음이 더해져 전송된 신호 $r(t)$ 는 레이크 수신기(106)에 의해 수신된다. 레이크 수신기(106)는 내부의 채널예측기의 출력, 즉 각 핑거의 탭이득을 적용하여 $x_j(t)$ 를 출력한다.
- <112> 레이크 수신기(106)의 출력신호 $x_j(t)$ 는 각 채널의 정합필터(108)에 의해 각 채널 성분인 y_{1j} ($j = 1 \sim 4$) 값이 추출되어 첫 번째 단의 간섭제거기(120)에 입력된다. 첫 번째 단 간섭제거기(120)의 출력신호는 다시 두 번째 단 간섭제거기(120)에 입력되고, 같은 방식으로 다단의 간섭제거기(120)에 순차적으로 입력된다.

1020030034783

<113> 각 채널의 신호는 다단의 간섭제거기(120)를 거치며 간섭신호가 완전히 제거되고, 최종 간섭제거기(120)를 통과한 신호는 디인터리버/디코더(Deinterleaver/decoder, 122)에 의해 원하는 사용자 단말기 신호로 추출된다.

<114> 도 13은 도 12의 레이크 수신기의 내부 구성을 도시한다. 도면을 참조하면 기지국에 의해 전송된 신호 $r(t)$ 가 레이크 수신기(106)에 입력되면, 레이크 수신기(106)내의 채널예측기(channel estimator, 134)는 각 핑거의 탭이득인 $a_{ij}(t)$, $b_{ij}(t)$, $c_{ij}(t)$ 와 각 채널 수신신호의 세기 $A_j(t)$ 를 출력한다.

<115> 한편, 다중 경로에 의해 시간차를 가지고 입력되는 각 신호들은 채널예측기(134)의 탭이득이 곱해지고 다시 합해져 정합필터(108)에 입력된다. 이 때 시변 채널에 의한 사용자 신호간 직교성이 손상됨을 방지하기 위하여 본 발명은 레이크 수신기의 출력을 정규화시키는 과정을 더 포함한다. 즉, 종래의 레이크 수신기(도면의 파선으로 표시한 부분)의 출력을 각 경로 탭이득의 제곱의 합으로 나누어 줌으로써 정규화시킨다.

<116> 정규화된 레이크 수신기(106)의 신호 x_j 는 각 채널의 정합필터(108)에 입력되어 정합된다. 정합필터(108)에 의해 입력신호 x_j 가 정합되는 과정은 도면에 기재된 수식과 같다. 즉, 레이크 수신기(106)의 출력신호 $x_j(t)$ 에 사용자채널을 구분하는 Walsh 코드 $W_j(t)$ 와 사용자 단말기를 구분하는 스크램블링 코드 $S_j(t)$ 를 곱하여 $R_j T_c$ 시간동안 적분한다. 여기서 R_j 는 j 번째 채널의 확산이득을 지칭하며, $1/T_c$ 는 칩 레이트(chip rate)를 의미한다.

1020030034783

<117> 첫 번째 정합필터(108)의 출력신호인 $y_{1j}(t)$ 는 첫 번째 단의 간섭제거기(120)에 입력되고 다단의 간섭제거기(120)를 거치면서 정밀한 간섭신호가 계산되어 진다.

<118> 도 14는 도 12의 i 번째 단의 간섭제거기의 내부 구성도이다. 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)는 기울기 제어가 가능한 연판정기와 연판정기 앞단에 가중치제어기를 두고, 가중치제어기에 의해 연판정기의 기울기를 제어함으로써 구현될 수 있다.

<119> 바람직하게는 기울기 제어가 가능한 하이퍼볼릭 탄젠트(hyperbolic tangent) 함수를 연판정기로 사용하고, 가중치제어기에 의해 처음 단에서 마지막 단에 이르기까지 각 단에서 하이퍼볼릭 탄젠트 함수의 기울기만을 단조 증가시킴으로써 최적화를 좀 더 단순화시킬 수 있다. 또한, 사용자와 채널 환경에 따라 단계별 기울기 변화를 다르게 제어함으로써 다양한 채널에서도 성능 열화를 막을 수 있다.

<120> 도면을 참조하면, 연판정기(144)는 하향링크와 마찬가지로 수학식 2와 같은 하이퍼볼릭 탄젠트를 사용하고 그 앞단에 가중치제어기(142)를 두어 기울기 ω 를 제어함으로써 간단하게 최적화시킬 수 있다.

<121> 연판정기(144)의 기울기를 제어하는 가중치제어기(142)는 LMS 알고리즘 또는 평균/분산비 알고리즘에 의해 연판정기(144)의 기울기를 제어한다.

<122> LMS 알고리즘 및 평균/분산비 알고리즘은 하향링크에서 상술한 바와 같다.

1020030034783

<123> $i - 1$ 번째단 간섭제거기의 출력신호 $y_{ij}(t)$ 가 i 번째단 간섭제거기에 입력되면, 가중치제어기(142)에 의해 제어된 기울기를 갖는 연판정기(144)에 의해 j 번째 채널에서의 유효한 신호 크기가 결정된다. 즉, 경판정기에서와 같이 일괄적으로 +1 또는 -1 로 결정되는 것이 아니라 제어된 기울기 값에 따라 단계별로 적정값이 결정된다.

<124> 연판정기(144)를 통과한 신호는 순차적으로 디인터리빙, 복호화, 부호화 및 인터리빙되고 왈쉬코드 $W_{ij}(t)$ 와 스크램블링 코드 $S_i(t)$ 에 의해 재확산된다. 확산된 신호 $z_{ij}(t)$ 는 간섭재생기(148)에 입력되어 각 채널에 포함된 간섭신호가 계산되어진다.

<125> 간섭재생기(148)에 의해 계산되는 간섭신호는 아래 수학적식 7과 같다.

<126>

$$\begin{aligned}
 &\text{For } i=1 \sim N \text{ and } j=1 \sim 4 \\
 &z_{aj}(t) = (\bar{a}_{ij}(t)z_{ij}(t) + \bar{b}_{ij}(t-3T_c)z_{ij}(t-3T_c) + \bar{c}_{ij}(t-5T_c)z_{ij}(t-5T_c)) \\
 &MAI_{aj}(t) = \sum_{i=1}^4 z_{aj}(t) \\
 &MAI_{ij}(t) = (\bar{a}_{ij}(t)MAI_{aj}(t) + \bar{b}_{ij}(t)MAI_{aj}(t+3T_c) + \bar{c}_{ij}(t)MAI_{aj}(t+5T_c)) \\
 &IPI_{ij}(t) = \Pi\left(\frac{t-3/2T_c}{3T_c}\right)\bar{a}_{ij}(t)\bar{b}_{ij}(t-3T_c)z_{ij}(t-3T_c) + \Pi\left(\frac{t-5/2T_c}{5T_c}\right)\bar{a}_{ij}(t)\bar{c}_{ij}(t-5T_c)z_{ij}(t-5T_c) + \\
 &\quad \Pi\left(\frac{t-(R_j-3/2)T_c}{3T_c}\right)\bar{b}_{ij}(t)\bar{a}_{ij}(t+3T_c)z_{ij}(t+3T_c) + \Pi\left(\frac{t-T_c}{2T_c}\right)\bar{b}_{ij}(t)\bar{c}_{ij}(t-2T_c)z_{ij}(t-2T_c) + \\
 &\quad \Pi\left(\frac{t-(R_j-5/2)T_c}{5T_c}\right)\bar{c}_{ij}(t)\bar{a}_{ij}(t+5T_c)z_{ij}(t+5T_c) + \Pi\left(\frac{t-(R_j-1)T_c}{2T_c}\right)\bar{c}_{ij}(t)\bar{b}_{ij}(t+2T_c)z_{ij}(t+2T_c) \\
 &I_{ij}(t) = (MAI_{ij}(t) + IPI_{ij}(t)) / B_{ij}(t), \text{ where } B_{ij}(t) = \bar{a}_{ij}^2(t) + \bar{b}_{ij}^2(t) + \bar{c}_{ij}^2(t)
 \end{aligned}$$

【수학적식 7】

<127> 수학적식 7에서 계산된 간섭신호는 정규화된 레이크수신기의 출력신호 x_{ij} 에서 제거된다.

<128> 여기서 $r_{ij}(t)$, $a_{ij}(t)$, $b_{ij}(t)$, $c_{ij}(t)$ 는 $r(t)$, $a_{0j}(t)$, $b_{0j}(t)$, $c_{0j}(t)$ 에 대하여 간섭제거기 i 번째 단의 처리지연시간을 고려하여 시간 동기를 맞춘 신호를 의미한다.

1020030034783

<129> 상술한 바와 같이 i 번째 간섭제거기에 의해 간섭신호가 제거된 신호는 정합필터 (108)에 의해 정합되어 다시 $i+1$ 번째 간섭제거기에 입력된다.

<130> 도 15는 도 14의 다단 부분 병렬 간섭제거기(Multistage Partial PIC)를 폐환구조로 구현한 구성도이다. 상술한 바와 같이 각 단의 간섭제거기는 동일한 기능을 수행하기 때문에 레이크 수신기의 출력신호를 메모리에 저장하고, 메모리에 저장된 값을 반복적으로 사용함으로써 전체 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 간단한 회로로 구현할 수 있다.

<131> 도면을 참조하면, 레이크 수신기(106)의 최초 출력신호 x_j 는 제1메모리(135)에 입력되어 저장된다. 또한, 제2메모리(136)는 각 채널의 왈쉬코드 W_j 와 스크램블링 코드 S_j 및 각 채널에 입력된 신호의 수신세기 A_j 를 저장한다.

<132> 제3메모리(137)는 레이크 수신기의 출력신호 x_j 에서 간섭재생기(148)에 의해 계산된 간섭신호 I_{ij} 를 감산한 값을 저장한다. 또한 제4메모리(138)는 채널예측기의 출력 신호인 각 경로별 탭이득 a, b, c 를 저장한다.

<133> 신호처리부(139)는 ASIC 또는 DSP를 이용하여 패키징한 소자로서, 정합필터, 가중치제어기, 연판정기, 디인터리버/디코더, 인코더/인터리버 및 스프레더(spreader)를 포함하고, 각 기능을 순차적으로 수행한다.

<134> 도 15의 전체적인 동작 과정은 도 14와 동일하다. 즉, 제1메모리(135)에 저장된 x_j 에서 간섭재생기(148)의 의해 계산된 간섭신호 I_{ij} 를 감산하여 제3메모리(137)에 저장하고 제3메모리(137)에 저장된 값은 다시 신호처리부(139)에 입력된다.

1020030034783

<135> 신호처리부(139)에 입력되어진 신호는 도 14에서 설명한 바와 같이 정합필터, 가중치제어기, 연판정기, 디인터리버/디코더, 인코더/인터리버 및 스프레더를 거쳐 다시 간섭재생기(148)에 출력된다. 여기서 신호처리부(139)의 스프레더는 제2메모리(136)에 저장된 Walsh 코드 W_j 와 스크램블링 코드 S_j 및 각 채널의 수신신호세기 A_j 값을 이용하여 수신신호를 재확산시킨다.

<136> 간섭재생기(148)는 상기 재확산된 신호 및 제4메모리(138)에 저장된 각 경로의 탭 이득을 입력으로 하여 간섭신호를 더욱 정밀하게 계산한다. 계산된 간섭신호는 레이크 수신기(106)의 출력값을 저장하는 제1메모리(135)로 궤환되어 x_j 에서 감해지고 다시 상술한 과정을 반복한다. 궤환을 반복할수록 더욱 정밀한 간섭신호가 계산되어 지고, 소정의 간섭신호로 수렴되면 이 값을 제거하여 원하는 사용자 신호를 추출한다.

<137> 이와 같은 궤환구조를 통하여 비선형 MUD 의 단점으로 지적되는 회로 복잡도를 상당부분 줄일 수 있다.

<138> 도 16은 본 발명의 또 다른 실시예로써 정합필터의 출력단에서 간섭신호를 제거하는 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)의 구성도이다.

<139> 전체적인 동작과정은 도 14에서 설명한 것과 동일하나 간섭재생기(148)의 간섭신호 계산과정을 일부 변경하고 정합필터(108) 출력단에서 간섭신호를 제거한다. 정합필터(108) 출력단에서 간섭신호를 제거함으로써 회로를 보다 단순화 시킬 수 있다.

<140> 간섭재생기(148)의 변경된 간섭신호 계산과정은 아래 수학적 식 8와 같다.

1020030034783

<141>

$$\begin{aligned}
& \text{For } j=1 \sim 4 \text{ and } i=1 \sim N \\
& z_{aj}(t) = (\bar{a}_y(t) \bar{r}_y(t) + \bar{b}_y(t-3T_c) \bar{r}_y(t-3T_c) + \bar{c}_y(t-5T_c) \bar{r}_y(t-5T_c)) \\
& MAI_{aj}(t) = \sum_{i=1}^N z_{aj}(t) \\
& MAI_y(t) = (\bar{a}_y(t) MAI_{aj}(t) + \bar{b}_y(t) MAI_{aj}(t+3T_c) + \bar{c}_y(t) MAI_{aj}(t+5T_c)) \\
& IPI_y(t) = \Pi \left(\frac{t-3/2 T_c}{3T_c} \right) \bar{a}_y(t) \bar{b}_y(t-3T_c) \bar{r}_y(t-3T_c) + \Pi \left(\frac{t-5/2 T_c}{5T_c} \right) \bar{a}_y(t) \bar{r}_y(t-5T_c) \bar{r}_y(t-5T_c) + \\
& \quad \Pi \left(\frac{t-(R_j-3/2)T_c}{3T_c} \right) \bar{b}_y(t) \bar{a}_y(t+3T_c) \bar{r}_y(t+3T_c) + \Pi \left(\frac{t-T_c}{2T_c} \right) \bar{b}_y(t) \bar{r}_y(t-2T_c) \bar{r}_y(t-2T_c) + \\
& \quad \Pi \left(\frac{t-(R_j-5/2)T_c}{5T_c} \right) \bar{c}_y(t) \bar{a}_y(t+5T_c) \bar{r}_y(t+5T_c) + \Pi \left(\frac{t-(R_j-1)T_c}{2T_c} \right) \bar{c}_y(t) \bar{b}_y(t+2T_c) \bar{r}_y(t+2T_c) \\
& I_y(t) = (MAI_y(t) + IPI_y(t)) / B_y(t), \text{ where } B_y(t) = \bar{a}_y^2(t) + \bar{b}_y^2(t) + \bar{c}_y^2(t) \\
& \bar{I}_y(t) = \frac{1}{R_j T_c} \int_{I_y(t)}^{R_j T_c} I_y(t) W_{I_y}(t) S_y(t) dt
\end{aligned}$$

【수학식 8】

<142> 레이크 수신기의 출력신호 x_{ij} 는 직접 정합필터(108)에 입력되고, 정합필터를 통과한 신호 \bar{x}_{ij} 에서 간섭재생기(148)에 의해 계산된 간섭신호 \bar{I}_{ij} 를 제거한다.

<143> 도 17은 도 16의 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)를 폐환구조로 구현한 구성도이다. 여기서 도 15와 동일한 참조부호는 동일한 기능을 하는 동일한 부재를 가리킨다.

<144> 도면을 참조하면, 레이크 수신기(106)로부터 출력된 신호 $x_j(t)$ 는 먼저 정합필터(108)에 입력되어 신호 정합되고, 정합된 신호 \bar{x}_j 는 제1메모리(135)에 저장된다.

<145> 이 후에 제1메모리(135)에 저장된 \bar{x}_j 에서 간섭재생기(148)의 의해 계산된 간섭신호 \bar{I}_{ij} 를 감산하고 제3메모리(137)에 저장한다. 제3메모리(137)에 저장된 값은 다시 신호처리부(139)에 입력된다.

1020030034783

<146> 신호처리부(139)에 입력되어진 신호는 가중치제어기, 연판정기, 디인터리버/디코더, 인코더/인터리버 및 스프레더를 거쳐 다시 간섭재생기(148)에 출력된다. 여기서 신호처리부(139)의 스프레더는 제2메모리(136)에 저장된 왈쉬코드 W_j 와 스크램블링 코드 S_j 및 각 채널의 수신신호세기 A_j 값을 이용하여 수신신호를 재확산시킨다.

<147> 간섭재생기(148)는 상기 재확산된 신호 및 제4메모리(138)에 저장된 각 경로의 탭이득을 입력으로 하여 간섭신호를 더욱 정밀하게 계산한다. 계산된 간섭신호는 레이크수신기(106)의 출력값을 저장하는 제1메모리(135)로 반환되어 x_j 에서 감해지고 다시 상술한 과정을 반복한다. 반환을 반복할수록 더욱 정밀한 간섭신호가 계산되어 지고, 소정의 간섭신호로 수렴되면 이 값을 제거하여 원하는 사용자 신호를 추출한다.

<148> < 모의실험 결과 >

<149> 상향링크 시스템에 대해서 아래 표1과 같은 환경을 기준으로 적응형 다단 부분 병렬 간섭제거기(Multistage Adaptive Partial PIC)의 성능을 실험하였다.

<150> 【표 1】

구분	파라미터
사용자	3 - 4명
다중접속방식	DS-CDMA
칩 전송률	3.84 Mcps
변조 방식	BPSK
확산 코드	Short Scrambling Code(Length : 256)
	Walsh code
확산 이득	4
채널 코딩	Rate 1/3, Turbo Code
채널 모델	3 - path 다중 경로채널 COST207 도심 환경 (Component : 0, 1, 2)

1020030034783

- <151> 우선 도 18은 본 발명의 실시예에 따라 적응형 다단 부분 병렬 간섭제거기 (Multistage Adaptive Partial PIC)의 성능을 기존의 병렬 간섭제거기와 비교한 그래프이다.
- <152> 도면의 참조부호 181은 기존의 다단 병렬 간섭제거기이고, 182는 연판정기의 가중치를 연판정기의 후단에서 단계별로 점증시켜 간섭신호를 단계별로 부분적으로 제거하는 5단 부분 병렬 간섭제거기이다. 183은 연판정기의 기울기를 점증시켜 간섭신호를 단계별로 부분적으로 제거하는 5단 부분 병렬 간섭제거기이고, 184는 본 발명에 따른 적응형 2단 부분 병렬 간섭제거기이다.
- <153> 그래프에 도시된 바와 같이 본 발명에 따른 적응형 다단 부분 병렬 간섭제거기 (Multistage Adaptive Partial PIC)는 2단계만 사용하여도 기존의 5단 병렬 간섭제거기에 비해 현저한 효과를 보이고 있으며, BER(Bit Error Rate)을 10^{-3} 으로 가정했을 때 2-3 dB의 이득을 얻을 수 있다. 이는 한명의 사용자를 가정한 다중 사용자 간섭이 전혀 없는 환경에서의 최적성능(185)과 거의 일치함을 알 수 있다.
- <154> 도 19a는 연판정기의 기울기와 단계별 가중치를 연판정기의 후단에서 각각 변화시킨 다단 부분 병렬 간섭제거기(Multistage Partial PIC)의 성능 그래프이고, 도 19b는 본 발명에 따라 연판정기의 기울기만을 제어하는 적응형 다단 부분 병렬 간섭제거기 (Multistage Adaptive Partial PIC)의 성능 그래프이다.

1020030034783

<155> 도시된 바와 같이 단순히 연판정기의 기울기를 제어하는 것만으로도 연판정기의 기울기와 단계별 가중치를 동시에 제어하는 다단 부분 병렬 간섭제거기(Multistage Partial PIC)와 마찬가지로 성능 개선과 검출 오류 포화 현상이 해결될 수 있음을 알 수 있다.

<156> 이상과 같이, 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 이것에 의해 한정되지 않으며 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술 사상과 아래에 기재될 특허 청구범위의 균등 범위 내에서 다양한 수정 및 변형이 가능함은 물론이다.

【발명의 효과】

<157> 본 발명에 따르면 다단 병렬 간섭제거기에 기울기 제어가 가능한 연판정기를 두고, 연판정기 앞단에 가중치제어기를 두어 연판정기의 기울기를 적응적으로 제어함으로써 시변 특성의 페이딩 채널에서 다수 사용자 및 다중 경로에 의한 간섭을 효과적으로 제거할 수 있다.

<158> 또한, 레이크 수신기의 출력신호를 채널예측기의 출력신호로 정규화시킴으로써 사용자 신호간의 직교성 열화를 최소화할 수 있다.

<159> 또한, 레이크 수신기의 출력신호 또는 정합필터의 출력신호를 메모리에 저장하고, 메모리에 저장된 값을 반복적으로 사용함으로써 회로의 복잡도를 개선할 수 있다.

【특허청구범위】

【청구항 1】

복수 채널로 구성된 하향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서,

각 단의 간섭제거기는

레이크수신기의 출력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터부;

단조 증가하는 기울기를 갖으며 정합된 신호를 연판정하는 연판정부;

연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부;

연판정된 신호를 Walsh코드와 스크램블링코드를 이용하여 재확산시키는 재확산부;

재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부; 및

레이크수신기에 수신된 신호로부터 상기 계산된 간섭신호를 제거하는 간섭신호제거부;

를 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 2】

제 1 항에 있어서,

각 단의 간섭제거기는

레이크수신부의 출력신호를 레이크수신부의 각 경로 탭이득의 제곱 합으로 정규화시키는 정규화부를 더 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 3】

제 2 항에 있어서,
상기 연판정부는 다음의 수학식1에 기초하여 연판정하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식1)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기울기, U 는 입력신호임.

【청구항 4】

제 3 항에 있어서,
상기 가중치제어부는 LMS 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 5】

제 3 항에 있어서,

1020030034783

상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 6】

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,
상기 간섭재생부는 다음 수학식2에 기초하여 간섭신호(IPI)를 계산하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식2)

For $i=1\sim N$ and $j=1\sim 4$

$$z_i(t) = \sum_{j=1}^4 z_{ij}(t)$$

$$IPI_{a_i}(t) = \bar{b}_i(t - lT_c)z_i(t - lT_c) + \bar{c}_i(t - mT_c)z_i(t - mT_c)$$

$$IPI_{b_i}(t) = \bar{a}_i(t + lT_c)z_i(t + lT_c) + \bar{c}_i(t - (m-l)T_c)z_i(t - (m-l)T_c)$$

$$IPI_{c_i}(t) = \bar{a}_i(t + mT_c)z_i(t + mT_c) + \bar{b}_i(t + (m-l)T_c)z_i(t + (m-l)T_c)$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이크수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간임.

【청구항 7】

제 6 항에 있어서,
상기 간섭재생부는 다음 수학식3에 의해 보상신호(IPS)를 더 계산하고,
각 단의 간섭제거기는 간섭신호가 제거된 수신신호에 상기 보상신호(IPS)를 합산하는 보상신호가산부를 더 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식3)

$$\begin{aligned}
IPS_y(t) = & \Pi \left(\frac{t - \frac{(R_j + l)T_c}{2}}{(R_j - l)T_c} \right) \bar{a}_i(t) \bar{b}_i(t - lT_c) z_y(t - lT_c) + \\
& \Pi \left(\frac{t - \frac{(R_j + m)T_c}{2}}{(R_j - m)T_c} \right) \bar{a}_i(t) \bar{c}_i(t - mT_c) z_y(t - mT_c) + \\
& \Pi \left(\frac{t - \frac{(R_j - l)T_c}{2}}{(R_j - l)T_c} \right) \bar{b}_i(t) \bar{a}_i(t + 3T_c) z_y(t + 3T_c) + \\
& \Pi \left(\frac{t - \frac{(R_j + (m-l)T_c)}{2}}{(R_j - (m-l)T_c)} \right) \bar{b}_i(t) \bar{c}_i(t - (m-l)T_c) z_y(t - (m-l)T_c) + \\
& \Pi \left(\frac{t - \frac{(R_j - m)T_c}{2}}{(R_j - m)T_c} \right) \bar{c}_i(t) \bar{a}_i(t + mT_c) z_y(t + mT_c) + \\
& \Pi \left(\frac{t - \frac{(R_j - (m-l)T_c)}{2}}{(R_j - (m-l)T_c)} \right) \bar{c}_i(t) \bar{b}_i(t + (m-l)T_c) z_y(t + (m-l)T_c) \\
IPS_y(t) = & IPS_y(t) / B_i(t) \quad \text{where } B_i(t) = \bar{a}_i^2(t) + \bar{b}_i^2(t) + \bar{c}_i^2(t)
\end{aligned}$$

여기서 R_j 는 확산 이득임.

【청구항 8】

제 1 항에 있어서,

상기 각 단의 간섭제거기는

재확산부 앞단에 디인터리버/디코더부 및 인터리버/인코더부를 더 포함하고,

상기 디인터리버/디코더부를 통해 신호의 오류를 정정하고, 상기 인터리버/인코더부를 통해 신호를 다시 인터리빙 및 인코딩하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 9】

복수 채널로 구성된 하향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서,

각 단의 간섭제거기는

입력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터부;

단조 증가하는 기울기를 갖으며 정합된 신호를 연판정하는 연판정부;

연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부;

연판정된 신호를 왈쉬코드와 스크램블링코드를 이용하여 재확산시키는 재확산부;

재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부; 및

레이크수신기의 출력신호에서 상기 계산된 간섭신호를 제거하는 간섭신호제거부;

를 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 10】

제 9 항에 있어서,

각 단의 간섭제거기는

레이크수신부의 출력신호를 레이크수신부의 각 경로 탭이득의 제곱 합으로 정규화시키는 정규화부를 더 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

1020030034783

【청구항 11】

제 10 항에 있어서,
 상기 연판정부는 다음의 수학식4에 기초하여 연판정하는 것을 특징으로 하는 적응
 형 다단 부분 병렬 간섭제거기.

(수학식4)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기울기, U 는 입력신호임.

【청구항 12】

제 11 항에 있어서,
 상기 가중치제어부는 LMS 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으
 로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 13】

제 11 항에 있어서,
 상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기울기 ω 를 제어하는 것을
 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 14】

제 9 항 내지 제 13 항 중 어느 한 항에 있어서,

상기 간섭재생부는 다음의 수학식5에 기초하여 간섭신호(IPI)를 계산하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식5)

For $l=1\sim N$ and $j=1\sim 4$

$$z_l(t) = \sum_{j=1}^4 z_{lj}(t)$$

$$IPI'_l(t) = \bar{a}_l(t)(\bar{b}_l(t-lT_c)z_l(t-lT_c) + \bar{c}_l(t-mT_c)z_l(t-mT_c)) + \\ \bar{b}_l(t)(\bar{a}_l(t+lT_c)z_l(t+lT_c) + \bar{c}_l(t-(m-l)T_c)z_l(t-(m-l)T_c)) + \\ \bar{c}_l(t)(\bar{a}_l(t+mT_c)z_l(t+mT_c) + \bar{b}_l(t+(m-l)T_c)z_l(t+(m-l)T_c))$$

$$B_l(t) = \bar{a}_l^2(t) + \bar{b}_l^2(t) + \bar{c}_l^2(t)$$

$$IPI_l(t) = IPI'_l(t) / B_l(t)$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이크 수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간임.

【청구항 15】

제 14 항에 있어서,

상기 간섭재생부는 다음의 수학식6에 기초하여 보상신호(IPS)를 더 계산하고, 각 단의 간섭제거기는 간섭신호가 제거된 수신신호에 상기 보상신호(IPS)를 합산하는 보상신호가산부를 더 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식6)

$$\begin{aligned}
IPS'_y(t) = & \Pi \left(\frac{e^{-(R_j+1)T_c/2}}{(R_j-1)T_c} \right) \bar{a}_i(t) \bar{b}_i(t-1T_c) \bar{c}_y(t-1T_c) + \\
& \Pi \left(\frac{e^{-(R_j+m)T_c/2}}{(R_j-m)T_c} \right) \bar{a}_i(t) \bar{b}_i(t-mT_c) \bar{c}_y(t-mT_c) + \\
& \Pi \left(\frac{e^{-(R_j-1)T_c/2}}{(R_j-1)T_c} \right) \bar{b}_i(t) \bar{a}_i(t+1T_c) \bar{c}_y(t+1T_c) + \\
& \Pi \left(\frac{e^{-(R_j+(m-1))T_c/2}}{(R_j-(m-1))T_c} \right) \bar{b}_i(t) \bar{b}_i(t-(m-1)T_c) \bar{c}_y(t-(m-1)T_c) + \\
& \Pi \left(\frac{e^{-(R_j-m)T_c/2}}{(R_j-m)T_c} \right) \bar{c}_i(t) \bar{a}_i(t+mT_c) \bar{c}_y(t+mT_c) + \\
& \Pi \left(\frac{e^{-(R_j-(m-1))T_c/2}}{(R_j-(m-1))T_c} \right) \bar{c}_i(t) \bar{b}_i(t+(m-1)T_c) \bar{c}_y(t+(m-1)T_c) \\
IPS_y(t) = & IPS'_y(t) / B_i(t) \text{ where } B_i(t) = \bar{a}_i^2(t) + \bar{b}_i^2(t) + \bar{c}_i^2(t)
\end{aligned}$$

여기서 R_j 는 확산 이득임.

【청구항 16】

제 9 항에 있어서,

상기 각 단의 간섭제거기는

재확산부 앞단에 디인터리버/디코더부 및 인터리버/인코더부를 더 포함하고,

상기 디인터리버/디코더부를 통해 신호의 오류를 정정하고, 상기 인터리버/인코더부를 통해 신호를 다시 인터리빙 및 인코딩하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 17】

복수 채널로 구성된 하향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 간섭제거기로서,

레이크수신기의 출력신호를 각 경로의 탭이득 제곱의 합으로 정규화시키는 정규화
부;

상기 정규화된 신호를 저장하는 제1메모리부;

각 채널 왈쉬코드, 스크램블링코드 및 각 채널의 수신신호의 세기를 저장하는 제2
메모리부;

레이크수신기의 다중경로 탭이득을 저장하는 제4메모리부;

상기 제4메모리에 저장된 탭이득을 이용하여 아래 수학식7에 기초하여 간섭신호
(IPI) 및 보상신호(IPS)를 계산하는 간섭재생부;

제 1 메모리에 저장된 정규화된 신호로부터 상기 간섭재생부에서 계산된 간섭신호
(IPI)를 제거하는 간섭신호제거부;

상기 간섭신호제거부의 출력신호를 저장하는 제3메모리부;

상기 제3메모리부에 저장된 신호에서 상기 간섭재생부에서 저장된 보상신호(IPS)를
가산하는 보상신호가산부; 및

보상신호가산부의 출력신호에 대하여 순차적으로 정합필터링, 가중치제어, 연판정
및 상기 제2메모리의 값을 이용하여 신호를 재확산시키는 신호처리부를 포함하고,

상기 신호처리부의 출력신호는 다시 간섭재생부에 입력되는 폐환구조로 이루어진
것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식7)

For $i=1-N$ and $j=1-4$

$$z_i(t) = \sum_{j=1}^4 z_{ij}(t)$$

$$IPI_i'(t) = \bar{a}_i(t) \left(\bar{b}_i(t - lT_c) z_{i1}(t - lT_c) + \bar{c}_i(t - mT_c) z_{i1}(t - mT_c) \right) + \\ \bar{b}_i(t) \left(\bar{a}_i(t + lT_c) z_{i1}(t + lT_c) + \bar{c}_i(t - (m-l)T_c) z_{i1}(t - (m-l)T_c) \right) + \\ \bar{c}_i(t) \left(\bar{a}_i(t + mT_c) z_{i1}(t + mT_c) + \bar{b}_i(t + (m-l)T_c) z_{i1}(t + (m-l)T_c) \right)$$

$$IPS_{ij}'(t) = \Pi \left(\frac{t - \frac{(R_j + l)T_c}{2}}{(R_j - l)T_c} \right) \bar{a}_i(t) \bar{b}_i(t - lT_c) z_{ij}(t - lT_c) + \\ \Pi \left(\frac{t - \frac{(R_j + m)T_c}{2}}{(R_j - m)T_c} \right) \bar{a}_i(t) \bar{c}_i(t - mT_c) z_{ij}(t - mT_c) + \\ \Pi \left(\frac{t - \frac{(R_j - l)T_c}{2}}{(R_j - l)T_c} \right) \bar{b}_i(t) \bar{a}_i(t + lT_c) z_{ij}(t + lT_c) + \\ \Pi \left(\frac{t - \frac{(R_j + (m-l)T_c)}{2}}{(R_j - (m-l)T_c)} \right) \bar{b}_i(t) \bar{c}_i(t - (m-l)T_c) z_{ij}(t - (m-l)T_c) + \\ \Pi \left(\frac{t - \frac{(R_j - m)T_c}{2}}{(R_j - m)T_c} \right) \bar{c}_i(t) \bar{a}_i(t + mT_c) z_{ij}(t + mT_c) + \\ \Pi \left(\frac{t - \frac{(R_j - (m-l)T_c)}{2}}{(R_j - (m-l)T_c)} \right) \bar{c}_i(t) \bar{b}_i(t + (m-l)T_c) z_{ij}(t + (m-l)T_c)$$

$$IPS_{ij}(t) = IPS_{ij}'(t) / B_i(t) \text{ where } B_i(t) = \bar{a}_i^2(t) + \bar{b}_i^2(t) + \bar{c}_i^2(t)$$

$$IPI_i(t) = IPI_i'(t) / B_i(t)$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이프 수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간, R_j 는 확산 이득임.

【청구항 18】

제 17 항에 있어서,

상기 신호처리부는 다음의 수학식8에 기초하여 연판정하는 것을 특징으로 하는 적

응형 다단 부분 병렬 간섭제거기.

(수학식8)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기율기, U 는 입력신호임.

【청구항 19】

제 18 항에 있어서,
상기 가중치제어부는 LMS 알고리즘에 기초하여 기율기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 20】

제 18 항에 있어서
상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기율기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 21】

복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서,

각 단의 간섭제거기는

입력신호에 대해서 각 채널 성분의 신호를 정합하는 정합필터부;

단조 증가하는 기율기를 갖으며 정합된 신호를 연판정하는 연판정부;

연판정부 앞단에서 연판정부의 기율기를 제어하는 가중치제어부;

연판정된 신호를 Walsh코드와 스크램블링코드를 이용하여 재확산시키는 재확산부;

재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부; 및

레이크수신기의 출력신호에서 상기 계산된 간섭신호를 제거하는 간섭신호제거부;

를 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 22】

제 21 항에 있어서,

각 단의 간섭제거기는

레이크수신부의 출력신호를 레이크수신부의 각 경로 탭이득의 제곱 합으로 정규화시키는 정규화부를 더 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 23】

제 22 항에 있어서,

상기 연판정부는 다음의 수학식9에 기초하여 연판정하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식9)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기울기, U 는 입력신호임.

【청구항 24】

제 23 항에 있어서,
상기 가중치제어부는 LMS 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 25】

제 23 항에 있어서,
상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 26】

제 21 항 내지 제 25 항 중 어느 한 항에 있어서,
상기 간섭재생부는 다음의 수학식10에 기초하여 간섭신호(I)를 계산하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식10)

$$\begin{aligned}
& \text{For } i=1 \sim N \text{ and } j=1 \sim 4 \\
& z_{aj}(t) = (\bar{a}_j(t)z_j(t) + \bar{b}_j(t-lT_c)z_j(t-lT_c) + \bar{c}_j(t-mT_c)z_j(t-mT_c)) \\
& MAI_{aj}(t) = \sum_{l=0}^L z_{aj}(t) \\
& MAI_{ij}(t) = (\bar{a}_j(t)MAI_{aj}(t) + \bar{b}_j(t)MAI_{aj}(t+lT_c) + \bar{c}_j(t)MAI_{aj}(t+mT_c)) \\
& IPI_{ij}(t) = \Pi \left(\frac{t-l/2T_c}{lT_c} \right) \bar{a}_j(t) \bar{b}_j(t-lT_c) z_j(t-lT_c) + \Pi \left(\frac{t-m/2T_c}{mT_c} \right) \bar{a}_j(t) \bar{c}_j(t-mT_c) z_j(t-mT_c) + \\
& \quad \Pi \left(\frac{t-(R_j-l/2)T_c}{lT_c} \right) \bar{b}_j(t) \bar{a}_j(t+lT_c) z_j(t+lT_c) + \Pi \left(\frac{t-(m-l)/2T_c}{(m-l)T_c} \right) \bar{b}_j(t) \bar{c}_j(t-(m-l)T_c) z_j(t-(m-l)T_c) + \\
& \quad \Pi \left(\frac{t-(R_j-m/2)T_c}{mT_c} \right) \bar{c}_j(t) \bar{a}_j(t+mT_c) z_j(t+mT_c) + \Pi \left(\frac{t-(R_j-(m-l)/2)T_c}{(m-l)T_c} \right) \bar{c}_j(t) \bar{b}_j(t+(m-l)T_c) z_j(t+(m-l)T_c) \\
& I_{ij}(t) = (MAI_{ij}(t) + IPI_{ij}(t)) / B_{ij}(t), \text{ where } B_{ij}(t) = \bar{a}_j^2(t) + \bar{b}_j^2(t) + \bar{c}_j^2(t)
\end{aligned}$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이크 수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간임.

【청구항 27】

제 26 항에 있어서,

상기 각 단의 간섭제거기는

재확산부 앞단에 디인터리버/디코더부 및 인터리버/인코더부를 더 포함하고,

상기 디인터리버/디코더부를 통해 신호의 오류를 정정하고, 상기 인터리버/인코더부를 통해 신호를 다시 인터리빙 및 인코딩하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 28】

복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 간섭제거기로서,

1020030034783

레이크수신기의 출력신호를 각 경로의 탭이득 제곱의 합으로 정규화시키는 정규화
부;

상기 정규화된 신호를 저장하는 제1메모리부;

각 채널 왈쉬코드, 스크램블링코드 및 각 채널의 수신신호의 세기를 저장하는 제2
메모리부;

레이크수신기의 다중경로 탭이득을 저장하는 제4메모리부;

상기 제4메모리에 저장된 탭이득을 이용하여 아래 수학식11에 의해 간섭신호(I)를
계산하는 간섭재생부;

제1메모리에 저장된 정규화된 신호로부터 상기 간섭재생부에서 계산된 간섭신호(I)
를 제거하는 간섭신호제거부;

상기 간섭신호제거부의 출력 신호를 저장하는 제3메모리부;

상기 제3메모리부에 저장된 신호에 대하여 순차적으로 정합필터링, 가중치제어, 연
판정 및 상기 제2메모리의 값을 이용하여 신호를 재확산시키는 신호처리부를 포함하고,

상기 신호처리부의 출력신호는 다시 간섭재생부에 입력되는 폐환구조로 이루어진
것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식11)

For $l=1 \sim N$ and $j=1 \sim 4$

$$z_{aj}(t) = (\bar{a}_j(t)z_j(t) + \bar{b}_j(t-lT_c)z_j(t-lT_c) + \bar{c}_j(t-mT_c)z_j(t-mT_c))$$

$$MAI_{aj}(t) = \sum_{i=1}^4 z_{ai}(t)$$

$$MAI_{aj}(t) = (\bar{a}_j(t)MAI_{aj}(t) + \bar{b}_j(t-lT_c)MAI_{aj}(t-lT_c) + \bar{c}_j(t-mT_c)MAI_{aj}(t-mT_c))$$

$$IPI_{ij}(t) = \Pi \left(\frac{t - l/2T_c}{lT_c} \right) \bar{a}_j(t) \bar{b}_j(t-lT_c) z_j(t-lT_c) + \Pi \left(\frac{t - m/2T_c}{mT_c} \right) \bar{a}_j(t) \bar{c}_j(t-mT_c) z_j(t-mT_c) +$$

$$\Pi \left(\frac{t - (R_j - 1/2)T_c}{lT_c} \right) \bar{b}_j(t) \bar{a}_j(t+lT_c) z_j(t+lT_c) + \Pi \left(\frac{t - (m-l)/2T_c}{(m-l)T_c} \right) \bar{b}_j(t) \bar{c}_j(t-(m-l)T_c) z_j(t-(m-l)T_c) +$$

$$\Pi \left(\frac{t - (R_j - m/2)T_c}{mT_c} \right) \bar{c}_j(t) \bar{a}_j(t+mT_c) z_j(t+mT_c) + \Pi \left(\frac{t - (R_j - (m-l)/2)T_c}{(m-l)T_c} \right) \bar{c}_j(t) \bar{b}_j(t+(m-l)T_c) z_j(t+(m-l)T_c)$$

$$I_{ij}(t) = (MAI_{ij}(t) + IPI_{ij}(t)) / B_{ij}(t), \text{ where } B_{ij}(t) = \bar{a}_j^2(t) + \bar{b}_j^2(t) + \bar{c}_j^2(t)$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이크 수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간임.

【청구항 29】

제 28 항에 있어서,

상기 신호처리부는 다음의 수학식12에 기초하여 연판정하는 것을 특징으로 하는

적응형 다단 부분 병렬 간섭제거기.

(수학식12)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기울기, U 는 입력신호임.

【청구항 30】

제 29 항에 있어서,

상기 가중치제어부는 LMS 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 31】

제 29 항에 있어서

상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 32】

복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 다단 병렬 구조로 이루어진 간섭제거기로서,

각 단의 간섭제거기는

단조 증가하는 기울기를 갖으며 입력 신호를 연판정하는 연판정부;

연판정부 앞단에서 연판정부의 기울기를 제어하는 가중치제어부;

연판정된 신호를 Walsh코드와 스크램블링코드를 이용하여 재확산시키는 재확산부;

재확산된 신호에 포함된 타사용자에 의한 간섭신호 및 다중경로에 의한 간섭신호를 계산하는 간섭재생부;

레이크수신기의 출력신호를 각 채널 성분의 신호로 정합하는 정합필터부; 및

정합된 신호로부터 상기 계산된 간섭신호를 제거하는 간섭신호제거부;
 를 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 33】

제 32 항에 있어서,
 각 단의 간섭제거기는
 레이크수신부의 출력신호를 레이크수신부의 각 경로 탭이득의 제곱 합으로 정규화
 시키는 정규화부를 더 포함하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 34】

제 33 항에 있어서,
 상기 연판정부는 다음의 수학식13에 기초하여 연판정하는 것을 특징으로 하는 적
 응형 다단 부분 병렬 간섭제거기..

(수학식13)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기울기, U 는 입력신호임.

【청구항 35】

제 34 항에 있어서,

상기 가중치제어부는 LMS 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 36】

제 34 항에 있어서,

상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 37】

제 32 항 내지 제 36 항 중 어느 한 항에 있어서,

상기 간섭재생부는 다음의 수학식14에 기초하여 간섭신호(\bar{I})를 계산하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식14)

For $j=1\sim 4$ and $i=1\sim N$

$$z_{aj}(t) = (\bar{a}_j(t)z_{ij}(t) + \bar{b}_j(t-lT_c)z_{ij}(t-lT_c) + \bar{c}_j(t-mT_c)z_{ij}(t-mT_c))$$

$$MAI_{aj}(t) = \sum_{i=1}^N z_{aj}(t)$$

$$MAI_{ij}(t) = (\bar{a}_j(t)MAI_{aj}(t) + \bar{b}_j(t)MAI_{aj}(t+lT_c) + \bar{c}_j(t)MAI_{aj}(t+mT_c))$$

$$IPI_{ij}(t) = \Pi\left(\frac{t-l/2T_c}{lT_c}\right)\bar{a}_j(t)\bar{b}_j(t-lT_c)z_{ij}(t-lT_c) + \Pi\left(\frac{t-m/2T_c}{mT_c}\right)\bar{a}_j(t)\bar{c}_j(t-mT_c)z_{ij}(t-mT_c) +$$

$$\Pi\left(\frac{t-(R_j-l/2)T_c}{lT_c}\right)\bar{b}_j(t)\bar{a}_j(t+lT_c)z_{ij}(t+lT_c) + \Pi\left(\frac{t-(m-l)T_c}{(m-l)T_c}\right)\bar{b}_j(t)\bar{c}_j(t-(m-l)T_c)z_{ij}(t-(m-l)T_c) +$$

$$\Pi\left(\frac{t-(R_j-m/2)T_c}{mT_c}\right)\bar{c}_j(t)\bar{a}_j(t+mT_c)z_{ij}(t+mT_c) + \Pi\left(\frac{t-(R_j-(m-l)/2)T_c}{(m-l)T_c}\right)\bar{c}_j(t)\bar{b}_j(t+(m-l)T_c)z_{ij}(t+(m-l)T_c)$$

$$I_{ij}(t) = (MAI_{ij}(t) + IPI_{ij}(t)) / B_j(t), \text{ where } B_j(t) = \bar{a}_j^2(t) + \bar{b}_j^2(t) + \bar{c}_j^2(t)$$

$$\bar{I}_{ij}(t) = \frac{1}{R_j T_c} \int_0^{R_j T_c} I_{ij}(t) W_{ij}(t) S_{ij}(t) dt$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이크 수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간임.

【청구항 38】

제 37 에 있어서,

상기 각 단의 간섭제거기는

재확산부 앞단에 디인터리버/디코더부 및 인터리버/인코더부를 더 포함하고,

상기 디인터리버/디코더부를 통해 신호의 오류를 정정하고, 상기 인터리버/인코더부를 통해 신호를 다시 인터리빙 및 인코딩하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【청구항 39】

복수 채널로 구성된 상향링크 수신기에 포함되며 타사용자에 의한 간섭 신호 및 다중경로에 의한 간섭 신호를 제거하는 간섭제거기로서,

레이크수신기의 출력신호를 각 경로의 탭이득 제공의 합으로 정규화시키는 정규화
부;

상기 정규화된 신호로부터 각 채널 성분을 정합하는 정합필터부;

상기 정합된 신호를 저장하는 제1메모리부;

각 채널 왓쉬코드, 스크램블링코드 및 각 채널의 수신신호의 세기를 저장하는 제2
메모리부;

레이크수신기의 다중경로 탭이득을 저장하는 제4메모리부;

상기 제4메모리에 저장된 탭이득을 이용하여 아래 수학식15에 의해 간섭신호(\bar{I})를
계산하는 간섭재생부;

상기 제1메모리에 저장된 정합된 신호로부터 상기 간섭재생부에서 계산된 간섭신
호(\bar{I})를 제거하는 간섭신호제거부;

상기 간섭신호제거부의 출력 신호를 저장하는 제3메모리부;

상기 제3메모리부에 저장된 신호에 대하여 순차적으로 가중치제어, 연판정 및 상
기 제2메모리의 값을 이용하여 신호를 재확산시키는 신호처리부를 포함하고,

상기 신호처리부의 출력신호는 다시 간섭재생부에 입력되는 폐환구조로 이루어진
것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학식15)

$$\begin{aligned}
& \text{For } j=1 \sim 4 \text{ and } l=1 \sim N \\
& z_{aj}(t) = (\bar{a}_j(t)z_j(t) + \bar{b}_j(t-lT_c)z_j(t-lT_c) + \bar{c}_j(t-mT_c)z_j(t-mT_c)) \\
& MAI_{aj}(t) = \sum_{l=1}^N z_{aj}(t) \\
& MAI_{aj}(t) = (\bar{a}_j(t)MAI_{aj}(t) + \bar{b}_j(t)MAI_{aj}(t+lT_c) + \bar{c}_j(t)MAI_{aj}(t+mT_c)) \\
& IPI_{ij}(t) = \Pi \left(\frac{t-l/2T_c}{lT_c} \right) \bar{a}_j(t) \bar{b}_j(t-lT_c) z_j(t-lT_c) + \Pi \left(\frac{t-m/2T_c}{mT_c} \right) \bar{a}_j(t) \bar{c}_j(t-mT_c) z_j(t-mT_c) + \\
& \quad \Pi \left(\frac{t-(R_j-l/2)T_c}{lT_c} \right) \bar{b}_j(t) \bar{a}_j(t+lT_c) z_j(t+lT_c) + \Pi \left(\frac{t-(m-l)/2T_c}{(m-l)T_c} \right) \bar{b}_j(t) \bar{c}_j(t-(m-l)T_c) z_j(t-(m-l)T_c) + \\
& \quad \Pi \left(\frac{t-(R_j-m/2)T_c}{mT_c} \right) \bar{c}_j(t) \bar{a}_j(t+mT_c) z_j(t+mT_c) + \Pi \left(\frac{t-(R_j-(m-l)/2)T_c}{(m-l)T_c} \right) \bar{c}_j(t) \bar{b}_j(t+(m-l)T_c) z_j(t+(m-l)T_c) \\
& I_y(t) = (MAI_{iy}(t) + IPI_{iy}(t)) / B_y(t), \text{ where } B_y(t) = \bar{a}_y^2(t) + \bar{b}_y^2(t) + \bar{c}_y^2(t) \\
& \bar{I}_y(t) = \frac{1}{R_y T_c} \int_0^{R_y T_c} I_y(t) \Psi_{iy}(t) S_y(t) dt
\end{aligned}$$

여기서 $a(t)$, $b(t)$, $c(t)$ 는 레이크 수신기의 각 경로별 탭이득, $z(t)$ 는 재확산된 신호, $1/T_c$ 는 칩 레이트, lT_c , mT_c 는 다중경로에 의한 지연시간임.

【청구항 40】

제 39 항에 있어서,

상기 신호처리부는 다음의 수학적식16에 기초하여 연판정하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

(수학적식16)

$$\tanh(\omega U) = \frac{e^{\omega U} - e^{-\omega U}}{e^{\omega U} + e^{-\omega U}}$$

여기서 ω 는 기울기, U 는 입력신호임.

【청구항 41】

제 40 항에 있어서,

상기 가중치제어부는 LMS 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

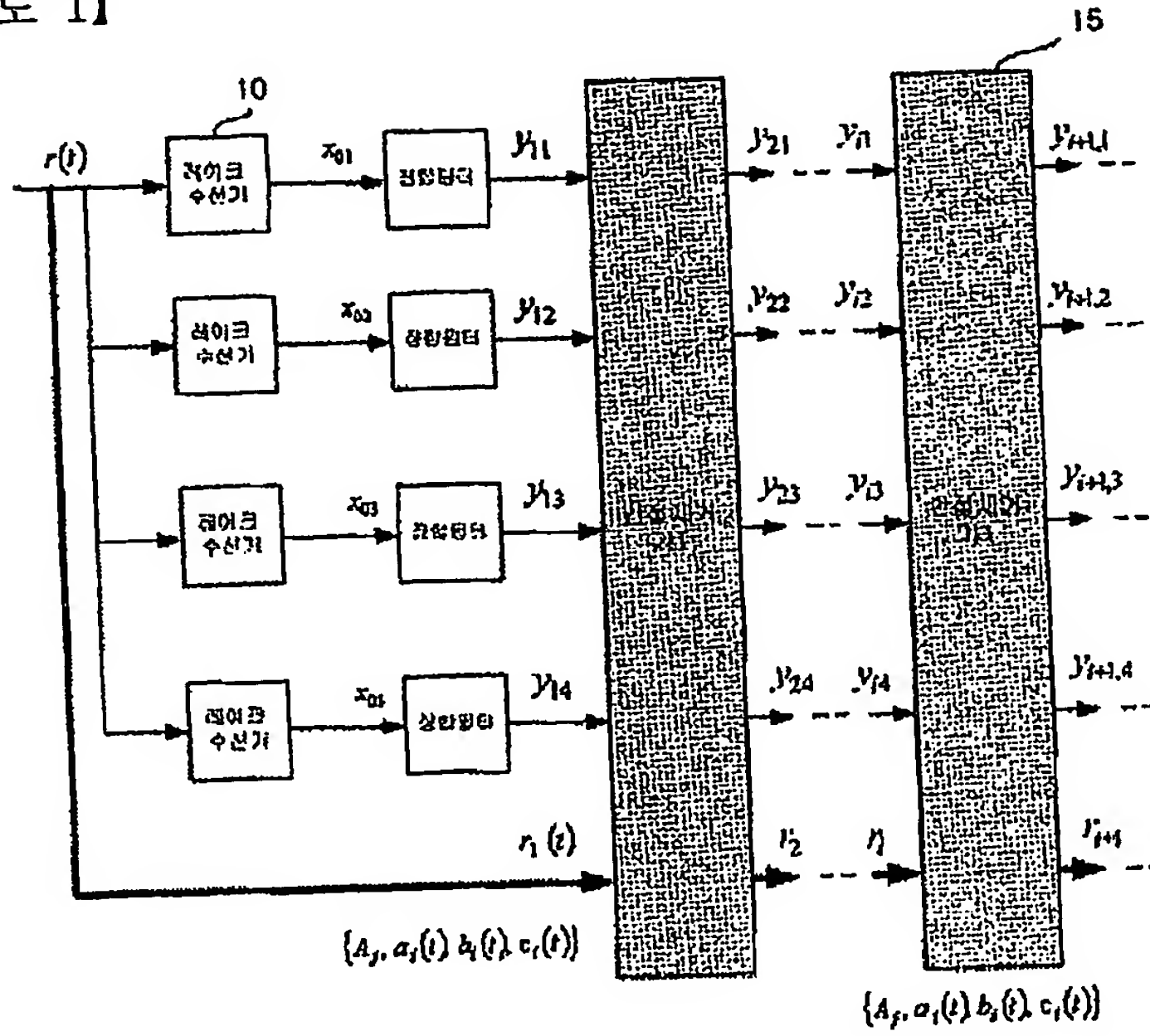
【청구항 42】

제 40 항에 있어서

상기 가중치제어부는 평균/분산비 알고리즘에 기초하여 기울기 ω 를 제어하는 것을 특징으로 하는 적응형 다단 부분 병렬 간섭제거기.

【도면】

【도 1】



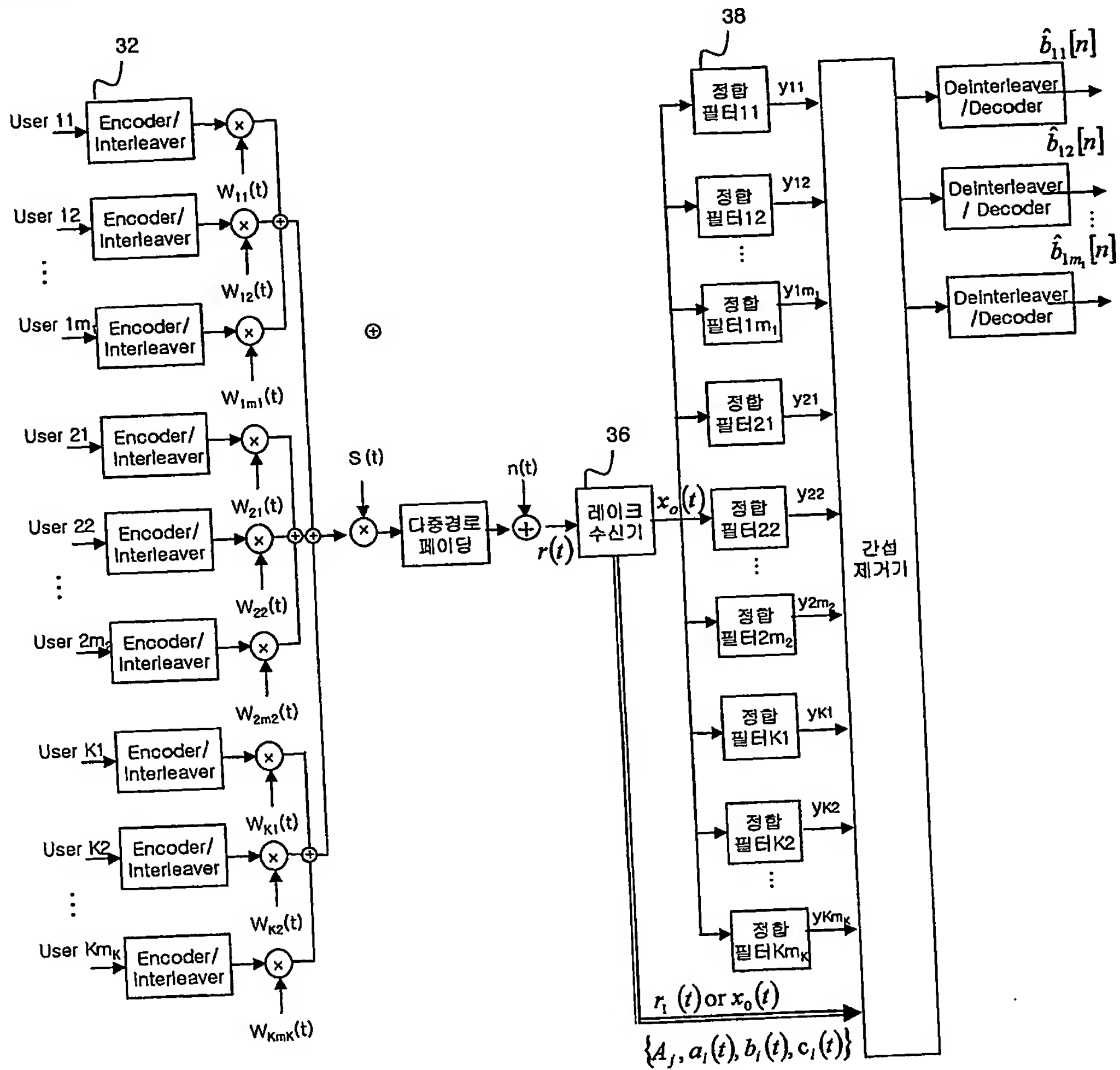
The diagram illustrates a multi-rate adaptive filter system. It is divided into three main functional blocks: 20, 22, and 24.

Block 20: Adaptive Filter
 This block processes four parallel input signals: $y_{i1}(t)$, $y_{i2}(t)$, $y_{i3}(t)$, and $y_{i4}(t)$. Each input is multiplied by a corresponding weight $A_1 W_{i1}(t)$, $A_2 W_{i2}(t)$, $A_3 W_{i3}(t)$, and $A_4 W_{i4}(t)$ respectively. These products are then summed with a reference signal $S_i(t)$ to produce intermediate estimates $\hat{b}_{i1}(t)$, $\hat{b}_{i2}(t)$, $\hat{b}_{i3}(t)$, and $\hat{b}_{i4}(t)$. These estimates are then combined in a block labeled '간섭 재생기' (Interference Regeneration) to produce a reconstructed signal $\hat{z}_{i1}(t)$.

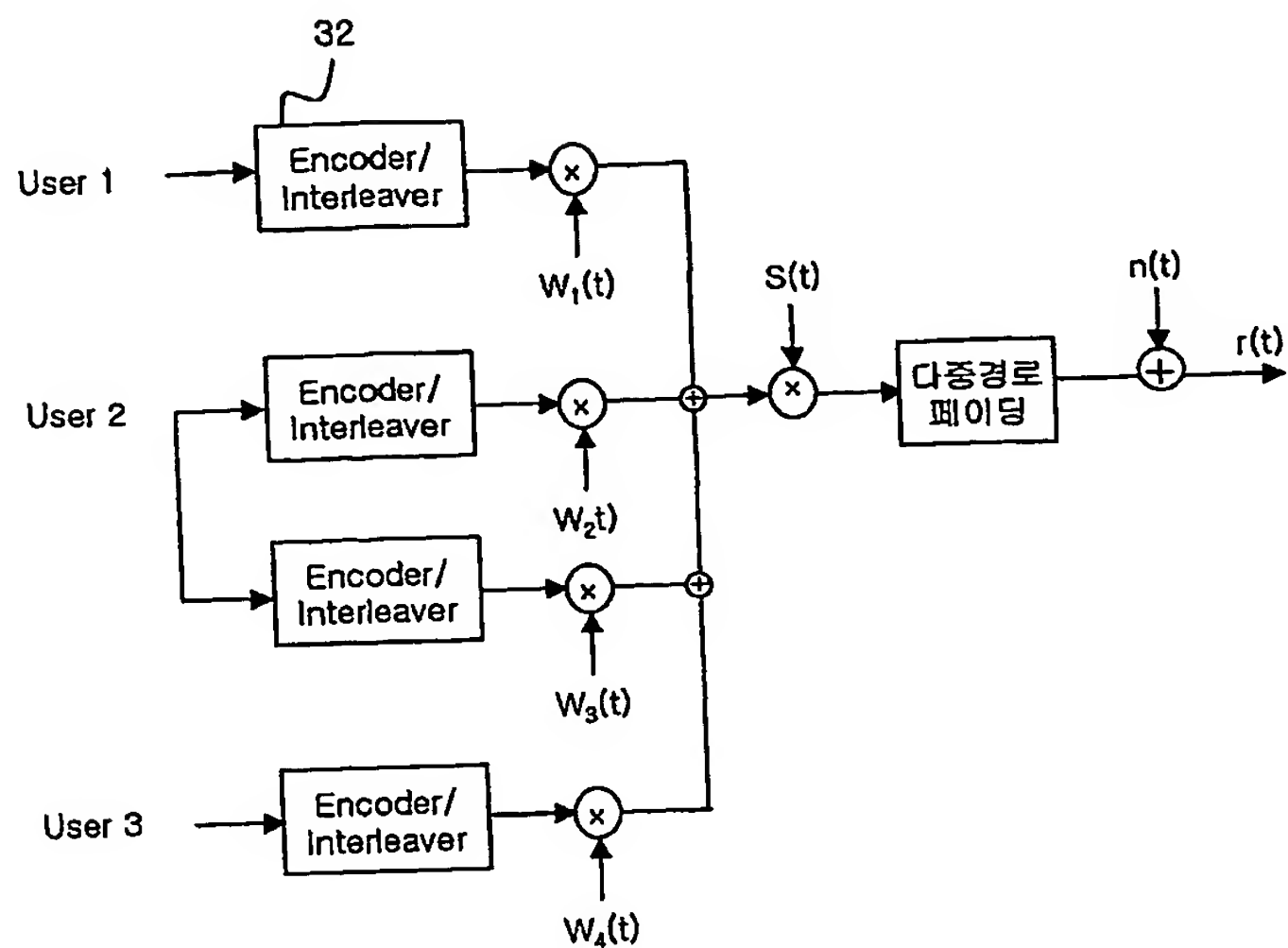
Block 22: Interpolation and Decimation
 The reconstructed signal $\hat{z}_{i1}(t)$ is processed by a series of interpolation and decimation blocks. The signal is first interpolated by a factor of m to produce $x_{i1}(t)$, $x_{i2}(t)$, $x_{i3}(t)$, and $x_{i4}(t)$. These signals are then decimated by a factor of m to produce the next set of input signals $y_{i+1,1}(t)$, $y_{i+1,2}(t)$, $y_{i+1,3}(t)$, and $y_{i+1,4}(t)$.

Block 24: Feedback Path
 The reconstructed signal $\hat{z}_{i1}(t)$ is fed back through a series of delay blocks (Z^{-1}) and summed with the input signal $y_i(t)$ to produce the next input signal $y_{i+1}(t)$.

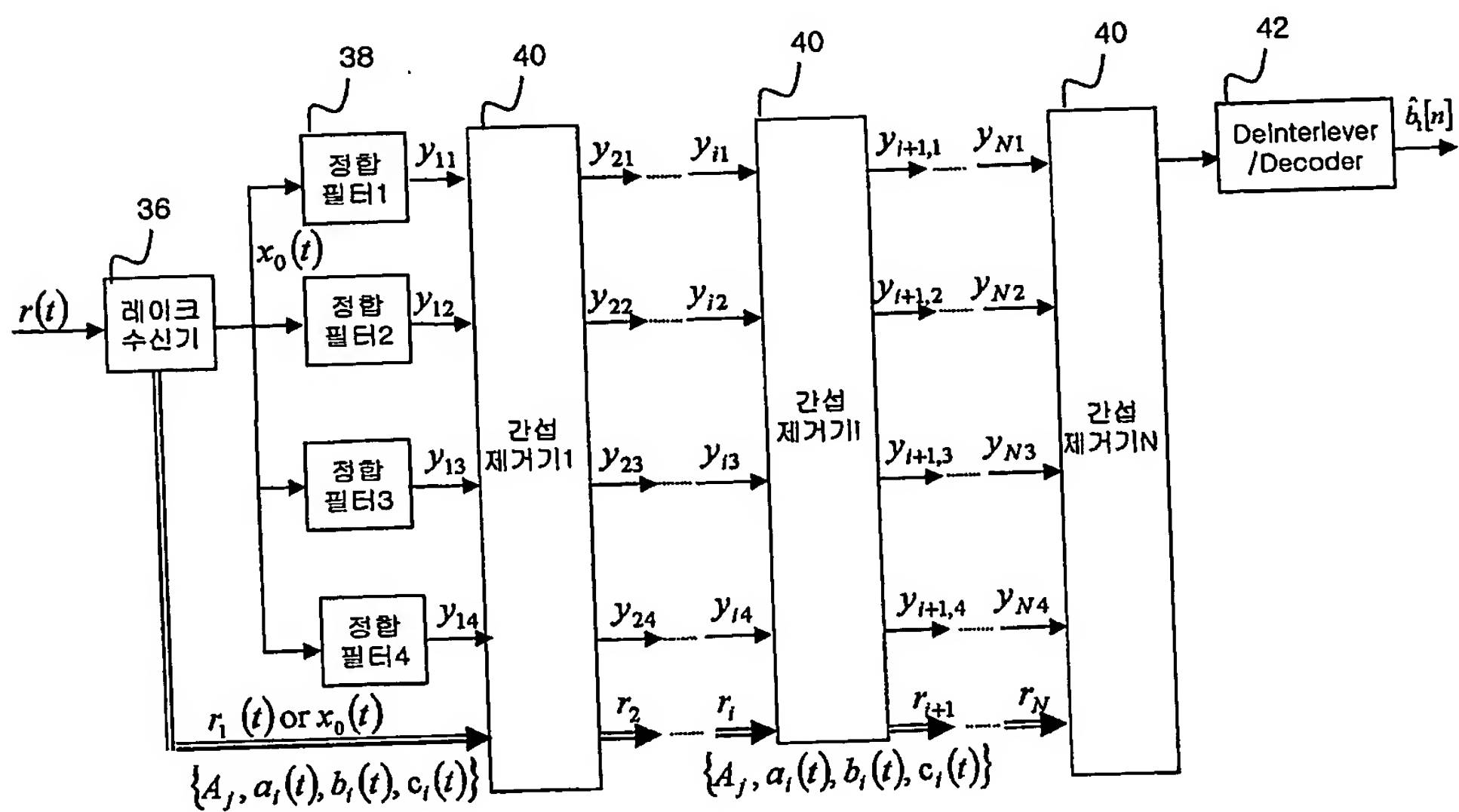
【도 3】



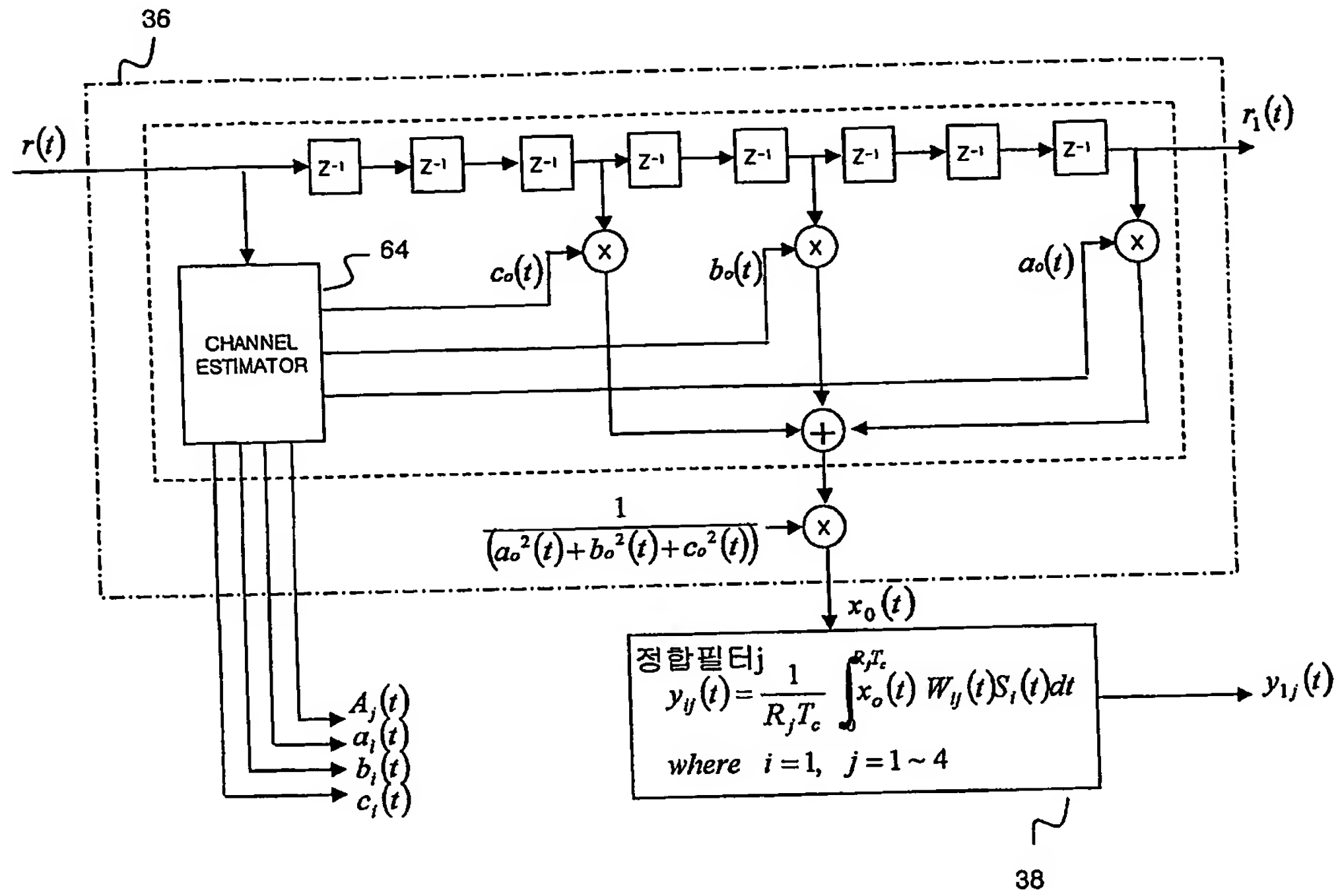
【도 4】



【도 5】

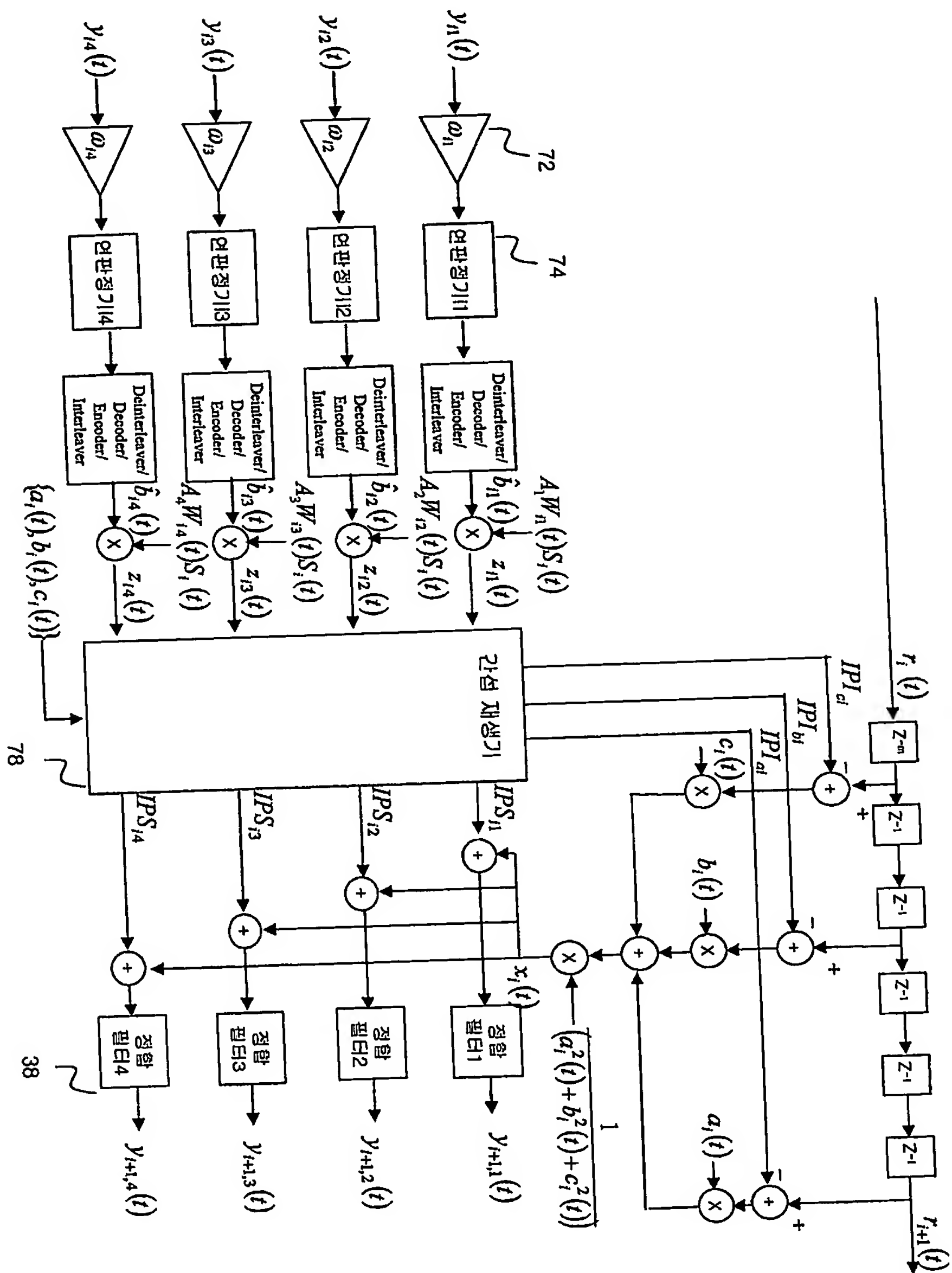


【도 6】



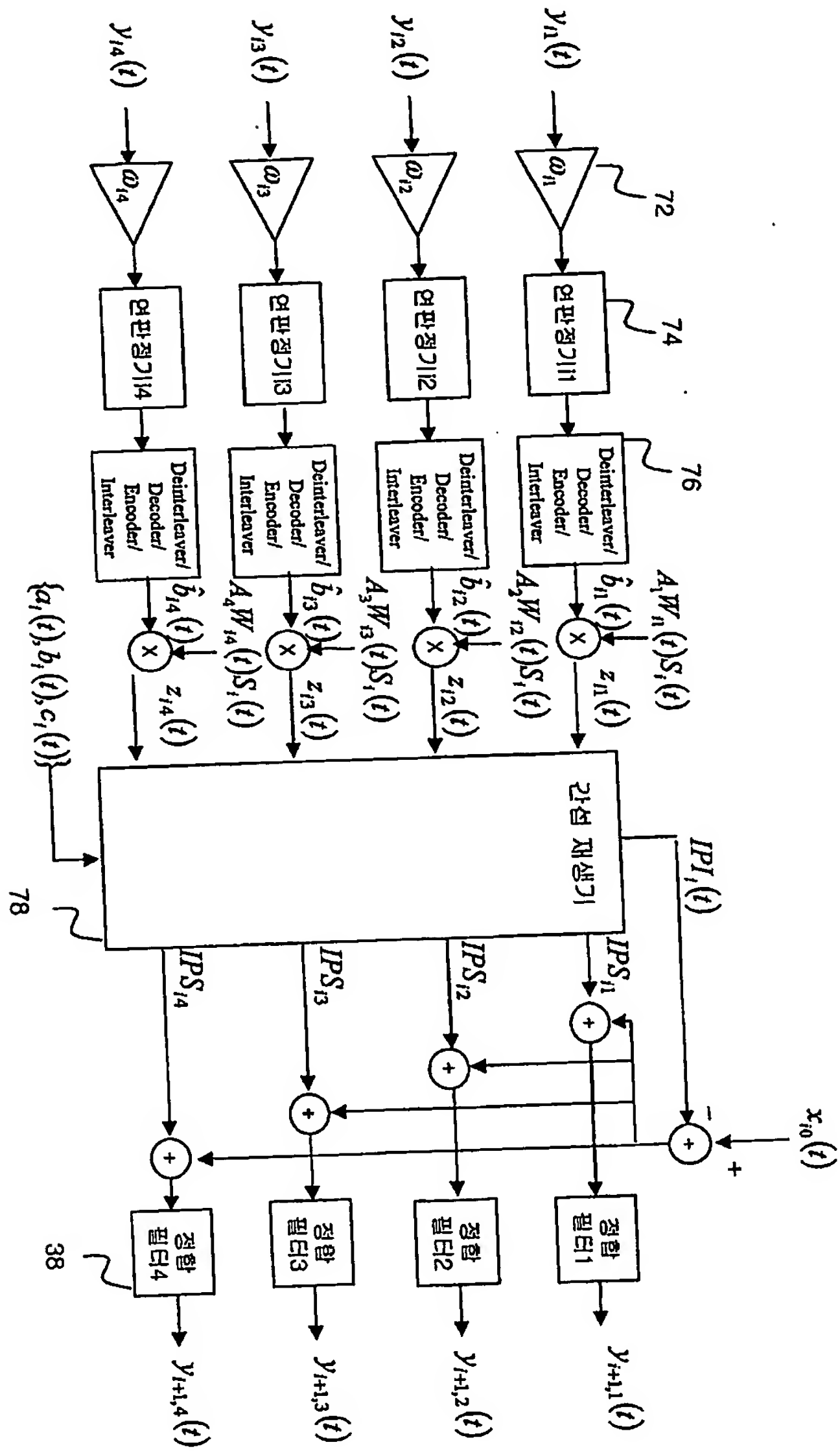
1020030034783

【도 7】

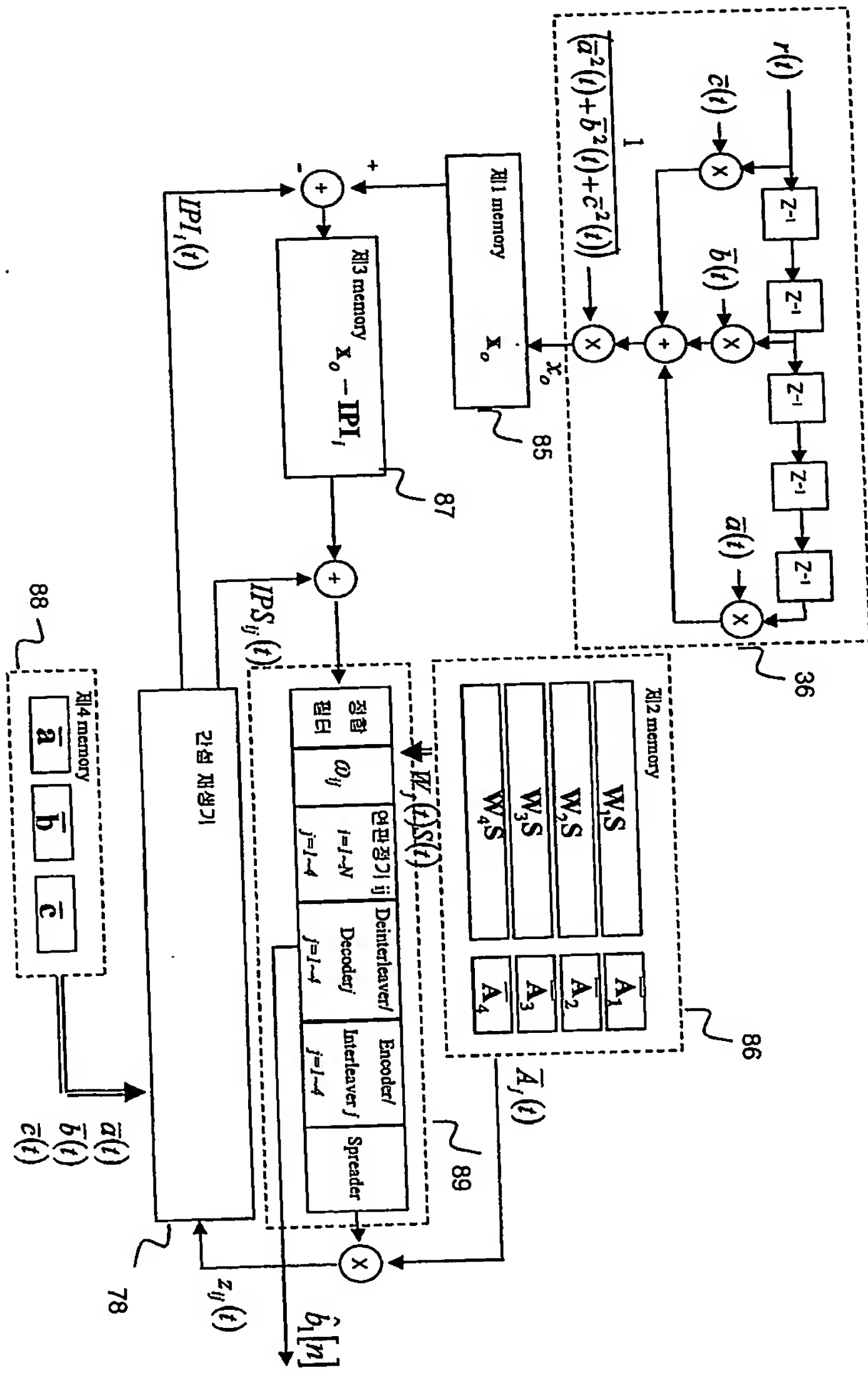


1020030034783

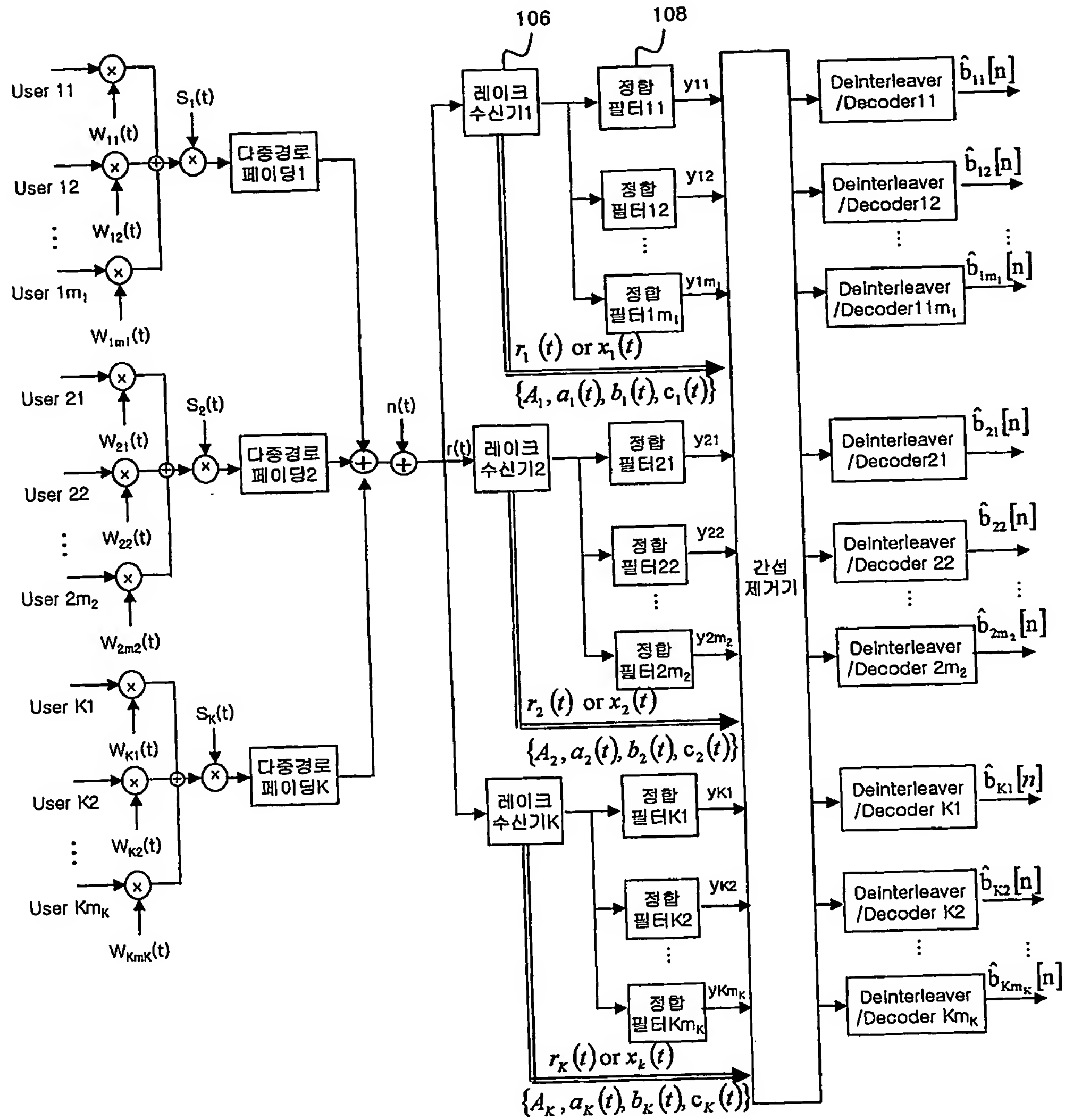
【도 8】



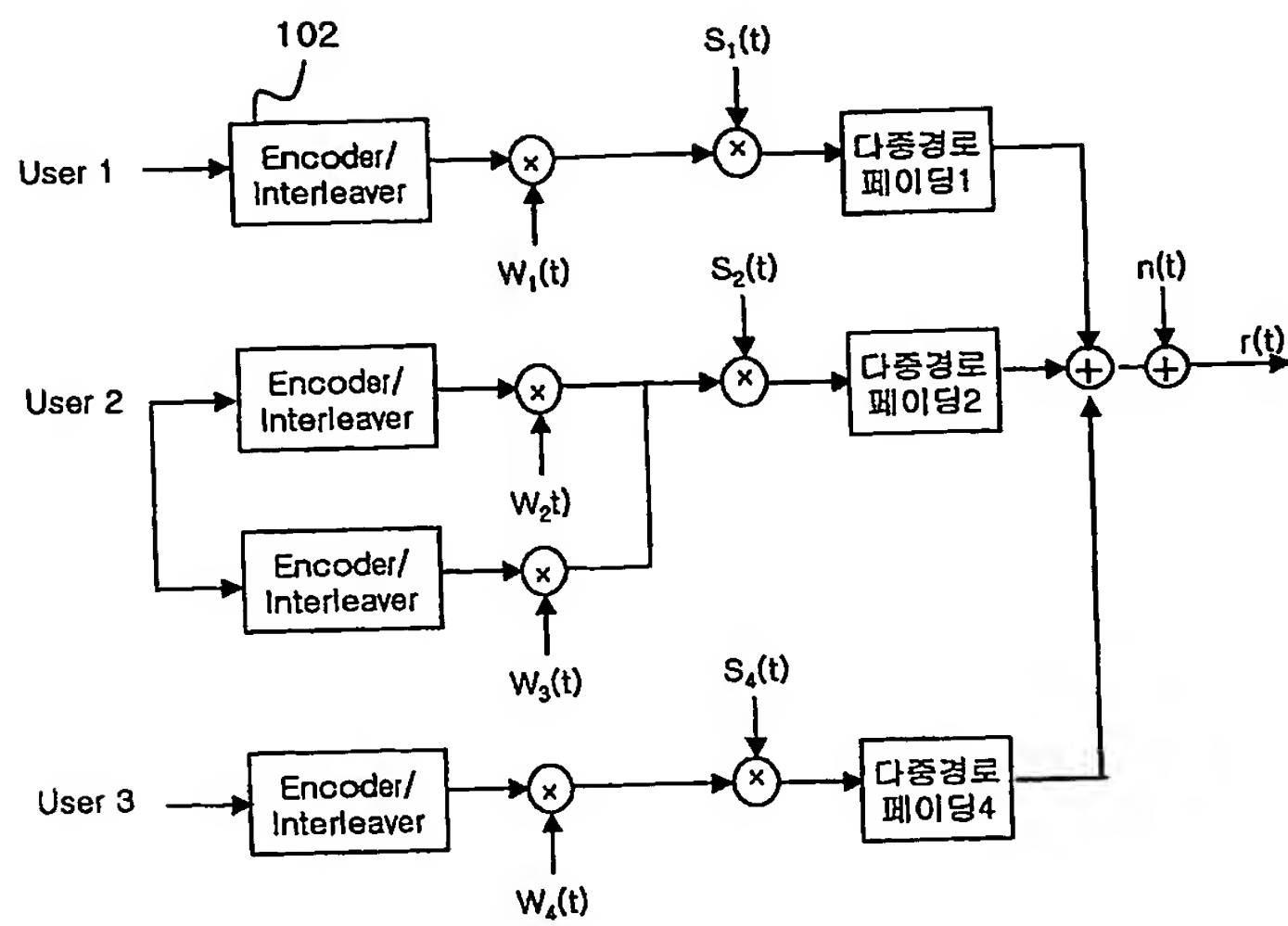
【도 9】



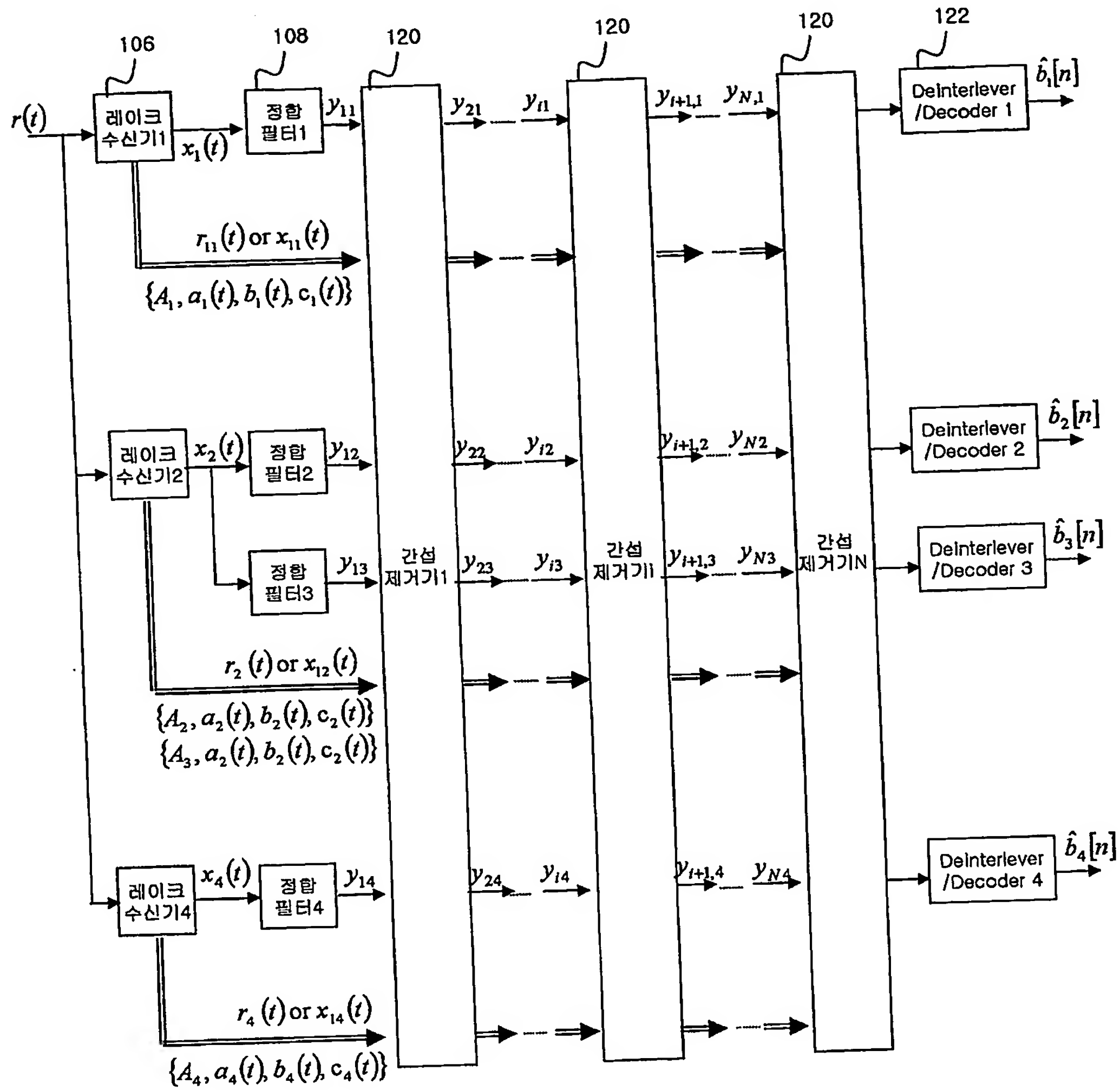
【도 10】



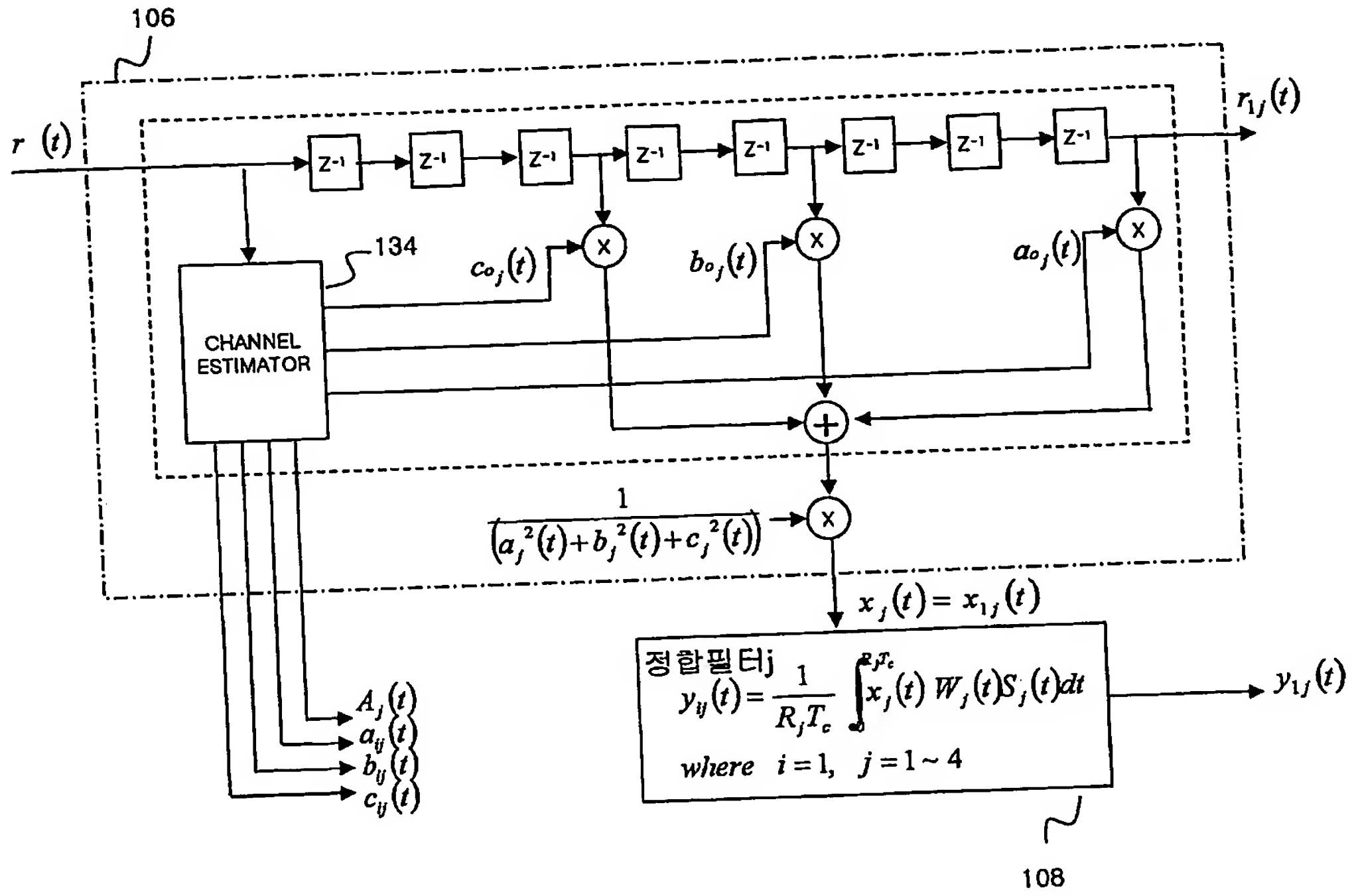
【도 11】



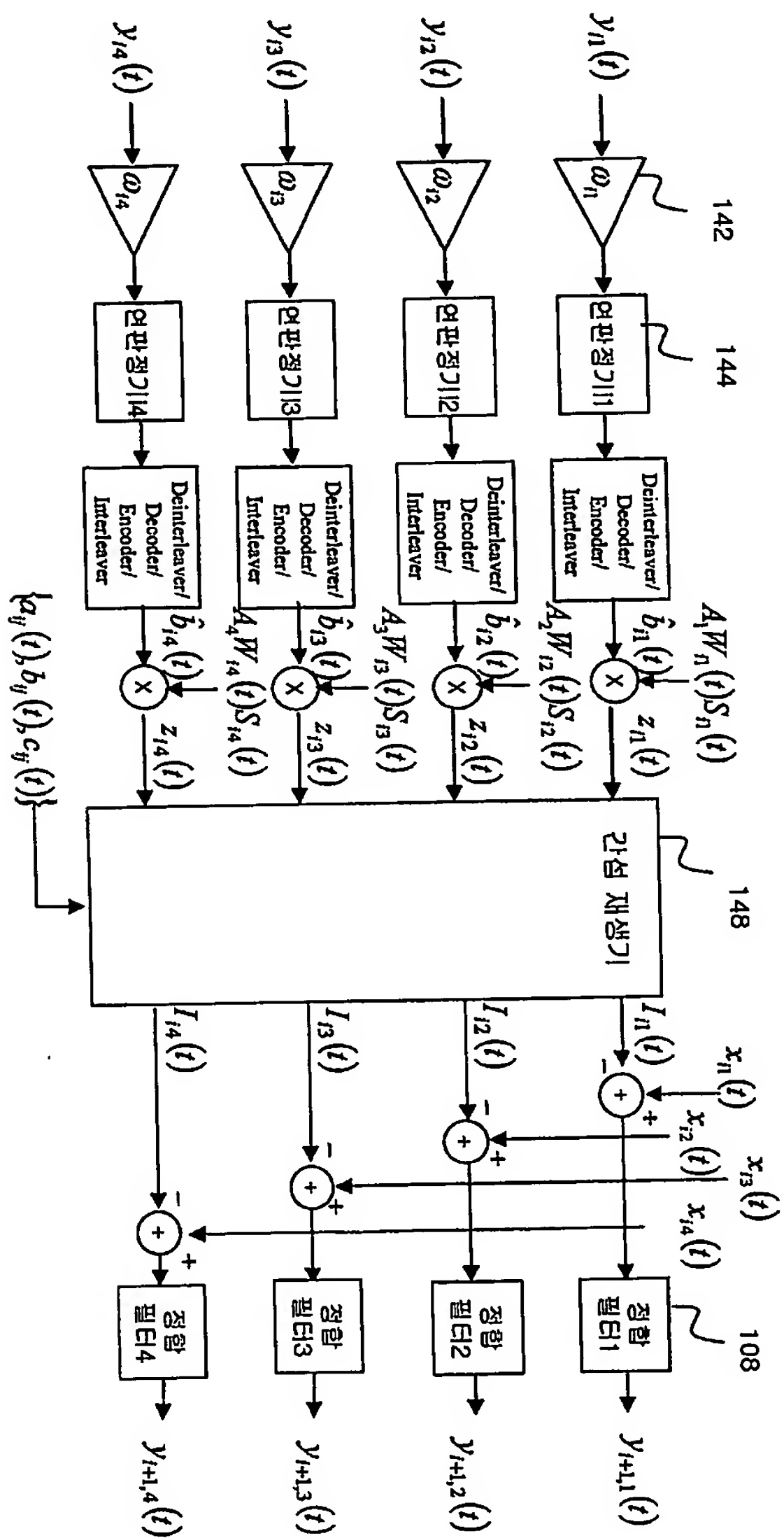
【도 12】



【도 13】

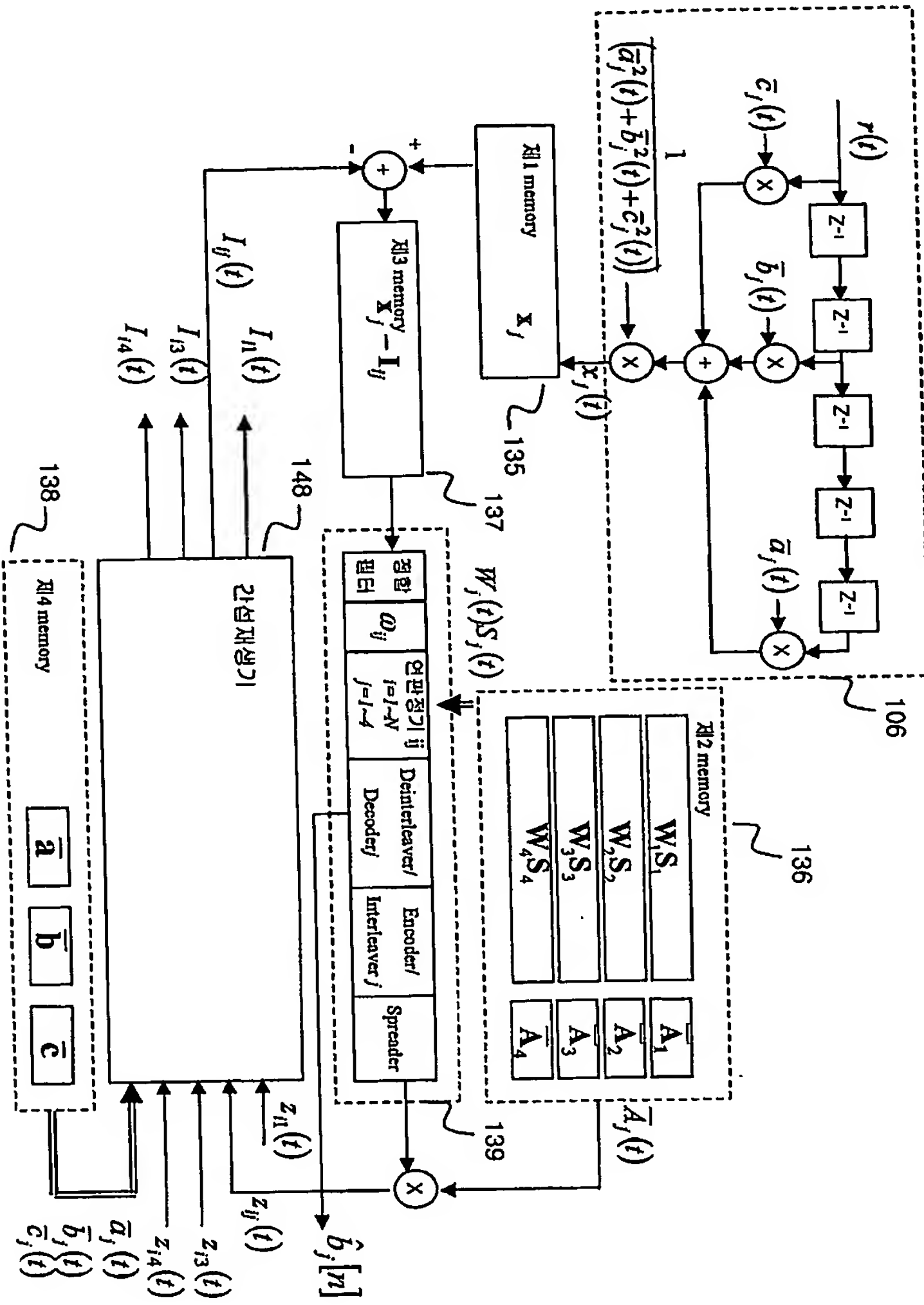


【도 14】

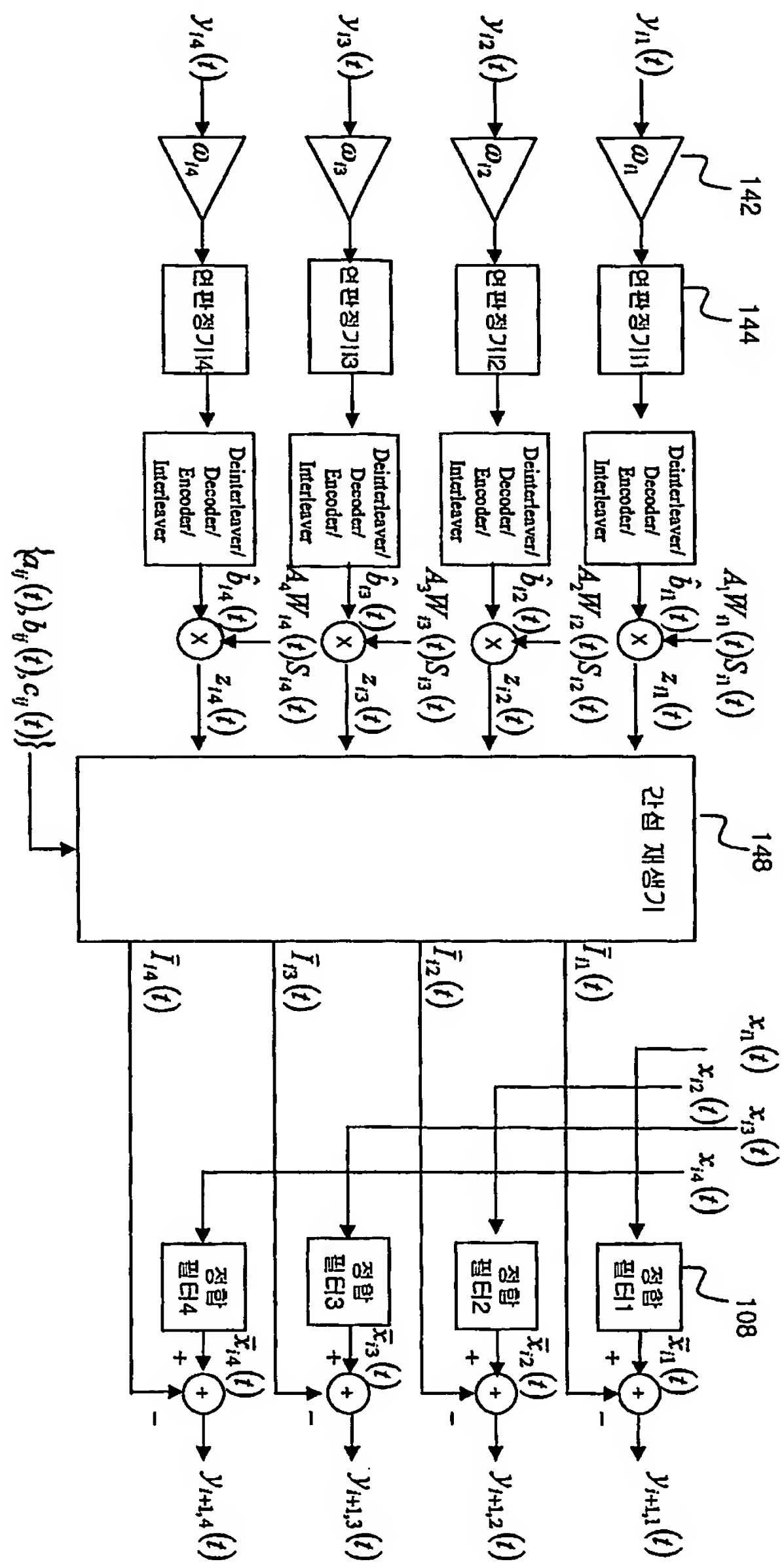


1020030034783

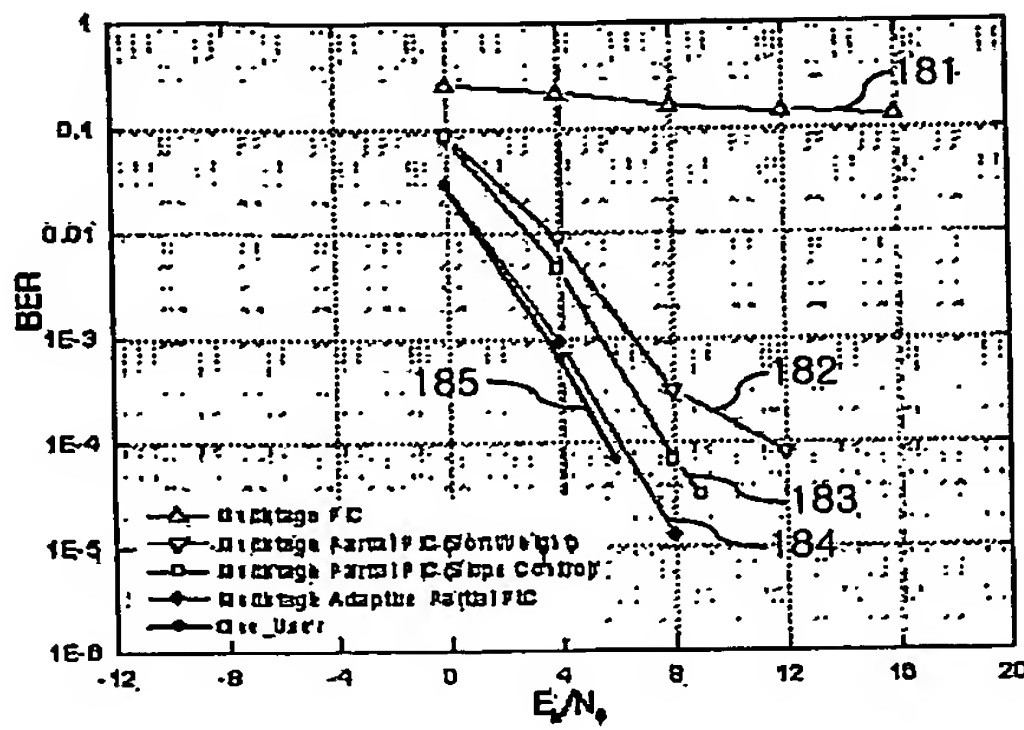
【도 15】



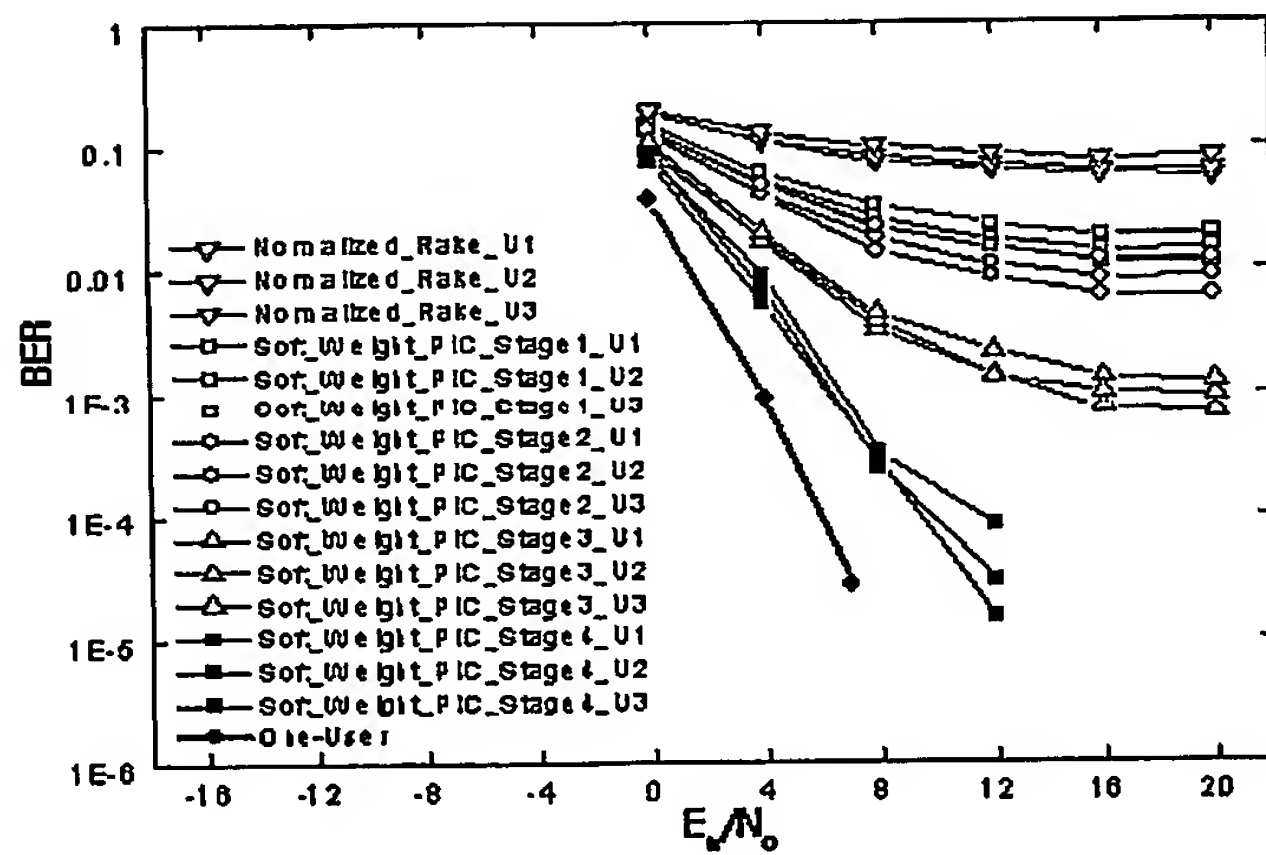
【도 16】



【도 18】



【도 19a】



【도 19b】

